



HOCHSCHULE LANDSHUT

HOCHSCHULE FÜR ANGEWANDTE WISSENSCHAFTEN

**Hochschule für angewandte Wissenschaften
Landshut**

Fakultät Elektrotechnik und Wirtschaftsingenieurwesen

Bachelorarbeit zum Thema

**Design der Mastereinheit eines Master/Slave
basierten akustischen Messsystems**

vorgelegt von

Korbinian Kari

aus Landshut

Matrikelnummer: 1101246

Eingereicht:15.03.2023.....

Betreuer: Prof. Dr. paed. Artem Ivanov



HOCHSCHULE LANDSHUT
HOCHSCHULE FÜR ANGEWANDTE WISSENSCHAFTEN

FREIGABEERKLÄRUNG DES STUDENTEN

Name, Vorname des Studenten:

Kari Korbinian

Hiermit erkläre ich, dass die vorliegende Bachelorarbeit in den Bestand der Hochschulbibliothek aufgenommen werden kann und

ohne Sperrfrist

oder nach einer Sperrfrist von

- 1 Jahr
- 2 Jahren
- 3 Jahren
- 5 Jahren
- 10 Jahren oder länger

über die Hochschulbibliothek zugänglich gemacht werden darf.

.....12.03.2023.....

(Datum)

.....K. Kari.....

(Unterschrift des Studenten)



HOCHSCHULE LANDSHUT
HOCHSCHULE FÜR ANGEWANDTE WISSENSCHAFTEN

ERKLÄRUNG ZUR BACHELORARBEIT

(gemäß § 9 d, Abs. 3 APO)

Name, Vorname des Studenten:

Kari Korbinian

Hochschule Landshut

Fakultät Elektrotechnik und Wirtschaftsingenieurwesen

Hiermit erkläre ich, dass ich die Arbeit selbständig verfasst, noch nicht anderweitig für Prüfungszwecke vorgelegt, keine anderen als die angegebenen Quellen oder Hilfsmittel benutzt sowie wörtliche und sinngemäße Zitate als solche gekennzeichnet habe.

.....12.03.2023.....

(Datum)

.....K. Kari.....

(Unterschrift des Studenten)

Zusammenfassung

Die vorliegende Arbeit beschreibt den Entwurfsprozess einer Platine, der sogenannten Masterereinheit, für den Einsatz in einem akustischen Messsystem. Diese nutzt einen Echtzeitfähigen Mikrocontroller mit integriertem USB-Modul für die Umsetzung ihrer Funktionen, wie zum Beispiel Kommunikation und Visualisierung. Dabei wird zunächst auf die theoretischen Hintergründe des Platinendesigns eingegangen. Anschließend werden Grundlagen des Bussystems USB vermittelt. Der Fokus der Arbeit liegt auf den schaltungstechnischen Umsetzungen der Funktionen und ihrer Inbetriebnahme. Der Leiterplattenentwurf und das Fertigungsverfahren werden ebenfalls thematisiert. Es konnte ein Prototyp erstellt werden, die Evaluierung der implementierten Lösungen ist noch nicht abgeschlossen.

Vorwort

Die vorliegende Bachelorarbeit beschreibt den Entwicklungsprozess der Master-einheit eines Master/Slave basierten akustischen Messsystems. Sie stellt die Abschlussarbeit meines Bachelorstudiums der Fachrichtung Elektro- und Informationstechnik an der Hochschule Landshut dar.

Da diese Arbeit ohne ihre ausgezeichnete Zusammenarbeit und Unterstützung nicht möglich gewesen wäre, möchte ich mich bei Herrn Prof. Dr. paed. Artem Ivanov und Herrn Arne Kulinna bedanken. Besonderer Dank gilt dabei meinem Betreuer Prof. Dr. paed. Artem Ivanov, der mich von Anfang an mit höchstem Engagement unterstützt hat und mir jederzeit mit gutem Rat zur Seite stand. Die Zusammenarbeit mit Herrn Kulinna im Projekt hat mir viel Spaß bereitet und war überaus bereichernd. Des Weiteren möchte ich mich bei Herrn Gerhard Sattelberger und Herrn Richard Winkler für die Unterstützung bei Fertigungsarbeiten im Elektroniklabor bedanken.

Ich wünsche Ihnen viel Freude beim Lesen meiner Bachelorarbeit.

Korbinian Kari

Inhaltsverzeichnis

Abbildungsverzeichnis	III
Tabellenverzeichnis	V
Abkürzungsverzeichnis	VI
1 Einleitung	1
1.1 Motivation	1
1.2 Das Messsystem	2
1.3 Anforderungen an die Mastereinheit	3
2 Theoretische Hintergründe	5
2.1 Aufbau einer Leiterplatte	5
2.2 Signal- und Leistungsintegrität auf Leiterplatten	8
2.2.1 Signalintegrität	8
2.2.2 Leistungsintegrität	10
2.3 Das Bussystem USB	13
2.3.1 Allgemeiner Überblick	13
2.3.2 Elektrische Eigenschaften	15
2.3.3 Kommunikationsprotokoll	17
3 Schaltungsentwurf	19
3.1 Systemübersicht und Rahmenbedingungen	19
3.2 Mikrocontroller	21
3.3 Spannungsversorgung	24
3.4 Ansteuerung des Aktors	26
3.5 Visualisierung	29
3.6 USB Schnittstelle	30

4 Platinendesign	35
4.1 Platinenaufbau und Bauteilplatzierung	35
4.2 Routing	36
4.3 Designabschluss	38
5 Inbetriebnahme	40
5.1 Fertigung der Platinen	40
5.2 Funktionsprüfung	45
5.2.1 Grundlegende Funktionstüchtigkeit	45
5.2.2 Inbetriebnahme der USB-Verbindung	47
5.2.3 Visualisierung der Systemzustände	50
5.3 Projektabschluss	51
6 Fazit	52
Anhang	VIII
Literaturverzeichnis	XVII

Abbildungsverzeichnis

1.1	Schematische Übersicht des Systems	2
2.1	Aufbau einer 4-lagigen Leiterplatte	7
2.2	Veranschaulichung der Parameter von Gleichung (2.3)	9
2.3	Grafik zur Bestimmung der Stromtragfähigkeit von Leiterbahnen . .	12
2.4	Die verschiedenen Formfaktoren von USB	14
2.5	Der Aufbau eines USB-Transfers	18
3.1	Blockschaltbild des Systems mit der Mastereinheit	20
3.2	10-Pin Arm Steckverbinder für SWD und Resettaster K2	22
3.3	Externer Quarz zwischen XTALOUT und XTALIN; Blockkondensator an einem der Versorgungspins	22
3.4	Spannungsversorgung der ICs mit dem Spannungsregler	24
3.5	Spannungsversorgung der Satelliten	26
3.6	Beispielschaltung zur Erzeugung einer bipolaren Spannung	27
3.7	Schaltungen zur Erzeugung der bipolaren Spannung	27
3.8	Schaltbare Gleichspannung mit Freilaufdiode	29
3.9	Beschaltung der 7-Segment-Anzeigen	30
3.10	Beschaltung der USB Schnittstelle	31
3.11	Impedanzberechnung für das Differentialpair von USB	32
3.12	Standardaufbau von Leiterplatten bei Eurocircuits	33
4.1	Besonderheiten der Leiterbahnen des Differentialpairs	37
4.2	Ergebnis des Layoutdesigns der Masterplatine	38
5.1	Die unbestückte Leiterplatte	40
5.2	Lötschablone in einen Rahmen eingespannt	41
5.3	Veranschaulichung des Schablonendrucks	41

5.4	Die bestückte Leiterplatte	43
5.5	Pinreihen mit verringerter Lotmenge im Vergleich	44
5.6	Aufnahme des D+ Signals von USB ohne REXT: 200 ms Zeitbasis	47
5.7	Aufnahme des D+ Signals von USB ohne REXT: 5 ms Zeitbasis	48
5.8	Modifikation: Widerstand stehend an der linken Seite von C16	48
5.9	Aufnahme des D+ Signals von USB mit REXT: 1 ms Zeitbasis	49
5.10	Multiplexing der 7-Segment-Anzeigen	50
5.11	Programmcode LED-Multiplexing 7-Segment-Anzeigen	51
5	Bestückungsvorgang mit dem manuellen Bestücker	IX
6	Verwendete Lötpaste (links) und Lötergebnis (rechts)	IX
11	MCUXpresso Config Tool: Konfigurationsansicht	XIII
12	Programmcode des LED-Multiplexings: BSP_HMI_PrintDigit	XIV
13	Programmcode des LED-Multiplexings: BSP_HMI_SetFull	XIV
14	Programmcode des LED-Multiplexings: BSP_HMI_ChooseDisplay	XV

Tabellenverzeichnis

2.1	Wärmeleitfähigkeit von auf Leiterplatten typischen Stoffen	11
2.2	USB Versionen und Geschwindigkeiten	14
2.3	USB Spezifikation für Leiter und Verbindungen	15
2.4	Die Symbole J und K bei USB	16
2.5	Die Arten von Feldern bei USB	18
4.1	Lagenverwendung und Farben der Platine	36
5.1	Spannungswerte der Inbetriebnahmemessung	46

Abkürzungsverzeichnis

CFK	Carbonfaserverstärkter Kunststoff
ECAD	Electronic Computer-Aided Design
USB	Universal Serial Bus
SPI	Serial Peripheral Interface
IC	Integrated Circuit
SMD	Surface Mounted Device
SWD	Serial Wire Debug
I2C	Inter-Integrated Circuit
Via	Vertical interconnect access
PD	Power Delivery
EMC	External Memory Controller
DAC	Digital Analog Converter
GPIO	General Purpose In/Out
LED	Light Emitting Diode
PWM	Pulsweitenmodulation
THT	Through Hole Technology
PC	Personal Computer
UART	Universal Asynchronous Receiver Transmitter
PI	Power Integrity

NRZI Non Return to Zero Inverted

1 Einleitung

1.1 Motivation

Die Nachfrage nach Carbonfaserverstärkten Kunststoffen (CFK) ist in den letzten Jahren deutlich gestiegen [1]. Neben ihrem Einsatz im Windenergie-Sektor und in der Luft- und Raumfahrt gewinnen sie auch in der Automobilbranche zunehmend an Bedeutung. Durch den Einsatz von CFK als Material für Elektrofahrzeuge kann aufgrund ihres geringen Gewichts, verglichen mit herkömmlichem Material wie Stahl, eine höhere Reichweite bei gleicher Batteriekapazität erreicht werden [2]. Bei der Verwendung von CFK bestehen jedoch Probleme durch Delaminationen, Risse und Brüche [3],[4]. Da diese meist von außen nicht sichtbar sind, werden spezielle Messverfahren zur Ermittlung dieser Schwachstellen benötigt. Beispiele für funktionierende Messverfahren sind die Laser-Doppler-Vibrometrie, die Röntgendiagnostik oder die Ultraschallprüfung [2]. Der Nachteil dieser Messverfahren ist, dass sie nur unter kontrollierten Bedingungen einsetzbar sind und hohe Kosten verursachen. Auf dieser Grundlage wurde an der Hochschule Landshut unter der Leitung von Herrn Prof. Dr. paed. Ivanov die Entwicklung eines kostengünstigeren Messsystems für die Detektion von Schäden an CFK begonnen. Das Ergebnis mehrerer Projekte in diesem Bereich ist ein funktionierendes Messprinzip, mit welchem bereits vielversprechende Ergebnisse erzielt wurden [5]. Dieses akustische Messsystem soll nun weiterentwickelt werden.

1.2 Das Messsystem

Die Funktion des Systems basiert auf der Messung von Schalldruckdifferenzen [5]. Aufgebaut ist es nach dem Master/Slave Prinzip und setzt sich aus folgenden Komponenten zusammen:

- Mastereinheit
- Slaves
- Verbindungsplatinen

Die Slaves, im Folgenden als Satelliten bezeichnet, nehmen über jeweils vier Druckdifferenzempfänger Messwerte auf. Auf jedem Satelliten ist ein SDRAM Speicherchip verbaut, auf dem die Daten des Messvorgangs für die spätere Übertragung zur Mastereinheit gespeichert werden können. Der Master, welcher im bestehenden System aus einem Evaluationsboard für den Mikrocontroller *LPC54628* von *NXP* besteht, startet die Messung. Darüber hinaus empfängt er die Messdaten der Satelliten und überträgt diese an den Personal Computer (PC). Die Verbindungsplatinen realisieren die elektrische Verbindung des Systems und sorgen für mechanische Stabilität. Durch sie wird zudem ein modularer, in alle Richtungen erweiterbarer Aufbau ermöglicht [5].

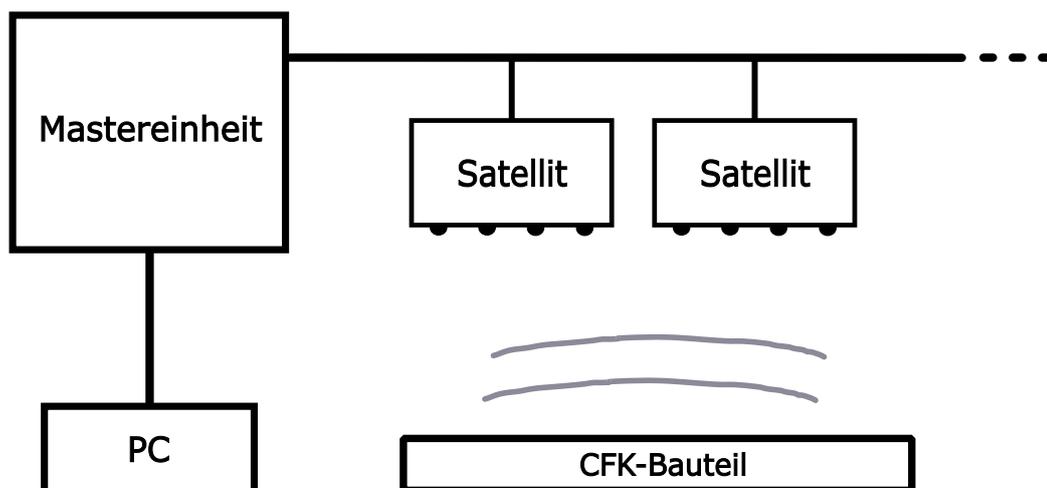


Abbildung 1.1: Schematische Übersicht des Systems [5]

Die für die Übertragung verwendeten Bussysteme sind Inter-Integrated Circuit (I2C), Serial Peripheral Interface (SPI) und Universal Asynchronous Receiver Transmitter (UART) [5].

Der Ablauf einer Messung besteht aktuell aus dem Starten der Aufzeichnung und dem zeitgleichen, manuellen Anregen des Bauteils, beispielsweise mit einem Stift. Dabei wird die Spannung für die Satelliten von einem Labornetzgerät bereitgestellt. Nach Abschluss der Messung können die Messwerte an den PC übertragen werden. Die Auswertung und Visualisierung erfolgt im Anschluss auf dem PC.

1.3 Anforderungen an die Mastereinheit

Anstelle des Evaluationsboards soll eine dedizierte Mastereinheit in Form einer Leiterplatte eingesetzt werden. Dabei sollen vorhandene Funktionen erhalten bleiben und zusätzliche Funktionen implementiert werden. Zusammengefasst sind folgende Anforderungen an die Mastereinheit zu nennen:

- Implementierung der Bussysteme zur Kommunikation zwischen Mastereinheit und Satelliten
- Erzeugung einer sinusförmigen, um null zentrierten Spannung für einen Aktor
- Visualisierung von Systemzuständen
- Bereitstellung der Spannungsversorgung für die Satelliten
- Verwendung von USB zur Kommunikation mit dem PC
- optional: Implementierung eines SDRAM Speicherchips

Die Weiterentwicklung des Systems wird im Rahmen eines Projektes an der Hochschule Landshut mit mehreren Mitwirkenden durchgeführt. Diese Arbeit beschäftigt sich mit der Entwicklung und Inbetriebnahme der Mastereinheit. Die Erwei-

terung der Software für den Messvorgang und die Universal Serial Bus (USB) Kommunikation wird von Herrn Arne Kulinna im Rahmen einer Masterarbeit durchgeführt und in dieser beschrieben.

2 Theoretische Hintergründe

Da das Design einer Leiterplatte in dieser Arbeit eine wichtige Rolle spielt, wird zunächst der Aufbau einer Leiterplatte erläutert. Ein Grundverständnis der elektrischen Eigenschaften wird benötigt, um beim Entwurf bestimmte Parameter und Dimensionen abschätzen zu können. Dies wird am Beispiel der Signal- und Leistungsintegrität gezeigt. Darüber hinaus ist USB ein wesentlicher Bestandteil der Arbeit.

2.1 Aufbau einer Leiterplatte

Leiterplatten bestehen im Allgemeinen aus zwei Materialien: Einem nicht leitenden Isolierstoffträger für die mechanische Funktion und einer Metallfolie für die elektrischen Verbindungen. Der Isolierstoffträger kann starr oder flexibel sein, wobei flexible Isolierstoffträger vorwiegend für Spezialanwendungen zum Einsatz kommen. Ein starrer Isolierstoffträger besteht aus einem Trägermaterial und einem Bindemittel. Bei Standardleiterplatten wird Glasgewebe als Trägermaterial eingesetzt. Dieses wird mit Epoxidharz als Bindemittel vergossen. Eine solche Verbindung wird als *FR4* klassifiziert [6],[7]. Nachfolgend werden nur starre Leiterplatten mit *FR4* als Isolierstoffträger beschrieben.

Für die elektrische Verbindung wird Kupfer in Form von Kupferfolien verwendet. Die Basis für die Foliendicke beträgt 1 oz Cu/ft². Damit ergibt sich für $D = m/(\rho * A)$ mit $m = 28,3495$ g, $\rho = 8,92$ gcm⁻³ und $A = 929,0304$ cm² eine Foliendicke von 34,210 μ m [7]. Üblicherweise wird von Leiterplattenherstellern auch ein Vielfaches dieser Dicke angeboten, zum Beispiel 1/2 oz oder 2 oz.

Den Isolierstoffträger gibt es in zwei verschiedenen Formen: In vollständig ausgehärteter Form als sogenannten Core (dt.: Kern) oder in vorgetrockneter, noch fließfähiger Form als sogenannte prepregs (eng.: preimpregnated fibers) [6]. Bei der Produktion einer Leiterplatte wird der Core mit Kupferfolie versehen, aus welcher anschließend durch Belichten und Ätzen die Leiterbahnen hergestellt werden [6]. Je nach gewünschter Lagenanzahl können schichtweise prepregs über die Kupferlagen gelegt, ausgehärtet und wieder mit Kupferfolie beschichtet werden. Typischerweise haben Leiterplatten zwei bis acht Lagen Kupfer, die maximale Anzahl an Lagen hängt vom Hersteller ab. So werden zum Beispiel bei *Eurocircuits.com* bis zu 16 Lagen Kupfer angeboten [8].

Für die elektrische Verbindung zwischen den Lagen werden Bohrungen gesetzt, welche anschließend durch galvanische Kupferabscheidung mit einer Schicht Kupfer überzogen werden. Diese Durchkontaktierungen werden Vertical interconnect access (Via) genannt. Vias gibt es in verschiedenen Formen, für diese Arbeit sind jedoch nur sogenannte through-hole Vias relevant. Dabei handelt es sich um Bohrungen durch die gesamte Dicke der Leiterplatte, welche eine elektrische Verbindung zwischen allen Kupferschichten herstellen, die sie durchdringen. Zum Schutz der Kupferflächen wird die Oberseite der Platine mit einem Lötstopplack versehen, welcher zum Beispiel aus Epoxidharz bestehen kann. Auf dem Lötstopplack wird der Bestückungsdruck, ein Lack, mithilfe dessen der Entwickler Informationen zur Baugruppe hinzufügen kann, angebracht. Beim Oberflächenfinish handelt es sich um die Veredelung der Platine. Sie wird vorgenommen, da die Kupferfolie schnell oxidiert und dadurch schlecht lötbar wird [6],[7]. Gängige Methoden des Oberflächenfinish sind [8]:

- chemisch Nickel Gold
- Heißluftverzinnung
- chemisch Silber

Jede dieser Methoden hat individuelle Vor- und Nachteile, auf welche in dieser

Arbeit nicht genauer eingegangen wird.

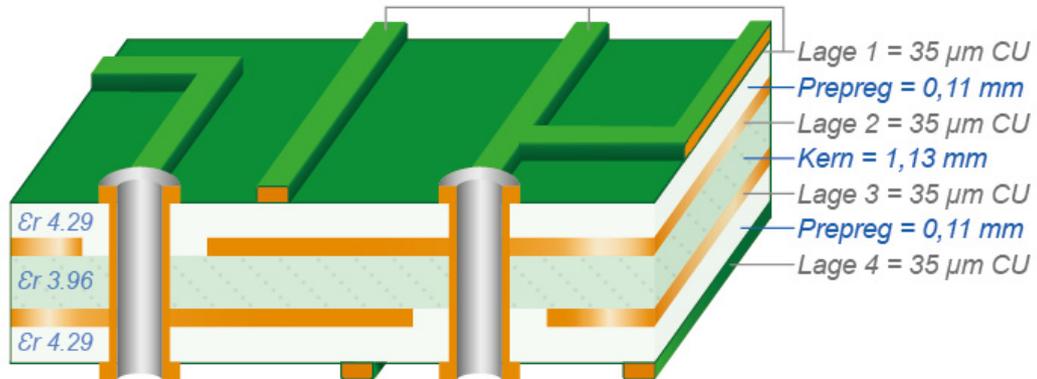


Abbildung 2.1: Aufbau einer 4-lagigen Leiterplatte [9]

In Abbildung 2.1 ist der Aufbau einer Leiterplatte im Querschnitt dargestellt. Die Dicke der einzelnen Lagen unterscheiden sich möglicherweise je nach Hersteller. Die typische Gesamtdicke beträgt 1,57 mm [6].

2.2 Signal- und Leistungsintegrität auf Leiterplatten

Durch wachsende Anforderungen an elektronische Schaltungen aufgrund ihrer Miniaturisierung, den steigenden Schaltfrequenzen und immer höheren Bauteildichten, sind auch die Anforderungen an das Leiterplattendesign gestiegen. Die wesentlichen Aspekte werden dabei in Signalintegrität und Leistungsintegrität zusammengefasst.

2.2.1 Signalintegrität

Wenn die Anstiegs- und Abfallzeiten von Signalen sehr kurz sind, kann es zu Verfälschungen durch Reflexionen kommen. Diese entstehen vor allem an Leitungsenden und Leitungsübergängen aufgrund unterschiedlicher Wellenwiderstände. Ein Maß dafür ist der sogenannte Reflexionsfaktor r [10]:

$$r = \frac{Z_{w1} - Z_{w2}}{Z_{w1} + Z_{w2}} \quad (2.1)$$

Wobei Z_{w1} und Z_{w2} die Wellenwiderstände der einzelnen Materialien sind. Zur Vermeidung von Reflexionen ist es demnach wichtig, dass die Wellenwiderstände der beiden Leitungen, zwischen denen ein Übergang stattfindet, nahezu identisch sind.

Im Allgemeinen berechnet sich der Wellenwiderstand einer Leitung bei hohen Frequenzen mit [10]:

$$Z_w \approx \sqrt{\frac{L'}{C'}} \quad (2.2)$$

L' und C' sind dabei die induktiven und kapazitiven Leitungsbeläge und abhängig von den Geometrieigenschaften und dem elektrischen Umfeld der Hin- und Rückleitung.

Um Signalintegrität sicherzustellen, müssen die Signalleitungen also einen entsprechenden definierten Wellenwiderstand aufweisen. Eine exakte Berechnung des Leitungswellenwiderstandes ist jedoch sehr aufwändig. Dieser ist für eine coated microstrip Leitung, wie sie auf Leiterplatten zu finden ist, näherungsweise zu berechnen mit [7]:

$$Z_N = \frac{60\Omega}{\sqrt{0,814 \cdot \epsilon_r}} \cdot \ln\left(\frac{6,8 \cdot h}{0,8 \cdot w + t_{cu}}\right) \quad (2.3)$$

Hierbei wird die Dielektrizitätszahl ϵ_r durch das Material des Isolierstoffträgers bestimmt. Wie in Abbildung 2.2 gezeigt, handelt es sich beim Parameter w um die Breite und bei t_{cu} die Dicke der Mikrostreifenleitung. Durch h wird der Abstand zur darunterliegenden Kupferlage beschrieben.

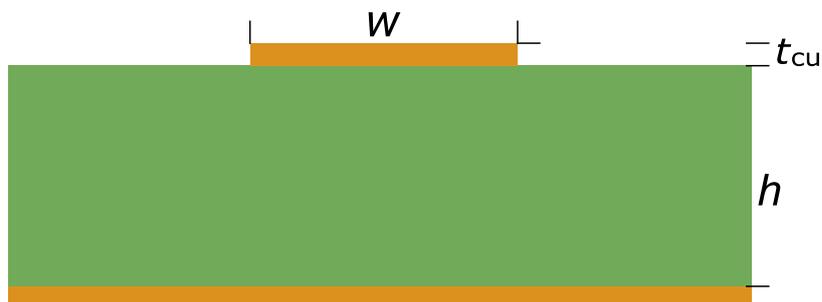


Abbildung 2.2: Veranschaulichung der Parameter von Gleichung (2.3)

Gleichung (2.2) zeigt, dass bei einer Verringerung des Abstandes h auch eine geringere Breite w benötigt wird, um eine gewünschte Impedanz Z_N zu erreichen.

Des Weiteren sollen Vias nicht in Signalleitungen mit hohen Schaltfrequenzen platziert werden, da diese zu einer Erhöhung der Kapazität in ihrem Bereich führen [7]. Diese Kapazitätsänderung würde den Wellenwiderstand, wie in Gleichung (2.2) gezeigt, in diesem Bereich ändern. Mithilfe der Formel (2.1) ist zu erkennen, dass dies zu einer Reflexion an der Übergangsstelle des Vias führt. Somit wird die Signalintegrität durch Vias in den Signalleitungen beeinträchtigt.

Weitere Regeln zur Sicherstellung der Signalintegrität lassen sich anhand der aufgeführten Formeln herleiten. Unter anderem soll die Kupferschicht unter den Signalleitungen flächig verbunden und als Massefläche ausgeführt sein, um einen direkten Pfad für den Stromfluss zurück zur Quelle zu gewährleisten und rechte Winkel beim Verlegen der Leiterbahnen vermieden werden [11].

2.2.2 Leistungsintegrität

Unter Leistungsintegrität bzw. Power Integrity (PI) versteht man bei Leiterplatten die Fähigkeit, benötigte Versorgungsspannungen und Ströme für die Schaltungen bereitzustellen. Dabei wird zwischen Gleich- und Wechselstromanalyse unterschieden. Bei der Gleichstrom PI sind vor allem die Strombelastbarkeit und Eigenerwärmung der Leiterbahnen und Kupferflächen auf einer Leiterplatte von Bedeutung. Bei der Wechselstrom PI spielen vor allem Flächenimpedanzen eine Rolle. Ihr Ziel ist die Vermeidung von sogenanntem Ground-bouncing und Stromschienenwelligkeit [12],[13].

Das Hauptaugenmerk bei diesem Projekt liegt auf der Gleichstrom PI von Leiterplatten und soll deshalb im Folgenden genauer betrachtet werden.

Der Widerstand einer Leiterbahn berechnet sich mit:

$$R = \rho \cdot \frac{l}{A} \quad (2.4)$$

Dabei entspricht ρ dem spezifischen Widerstand, l der Leiterlänge und A dem Leiterquerschnitt. Für Kupferleiterbahnen gilt: $\rho_{\text{Cu}} = 0,01786 \Omega \text{ mm}^2 \text{ m}^{-1}$ [7].

Wie im vorangegangenen Abschnitt 2.1 gezeigt, wird die Dicke der Leiterbahn durch die Foliendicke bestimmt und beträgt meist 35 oder 70 μm . Da die Länge der Leiterbahnen in der Regel nicht beliebig kurz gewählt werden kann, ergibt sich für den Widerstand einer Leiterbahn eine Abhängigkeit von der Breite. Ein Stromfluss

durch diese Leiterbahn hat aufgrund des Widerstandes eine Erwärmung zur Folge [7].

In der Praxis gibt es Tabellen und Grafiken, in welchen die Erwärmung einer Leiterbahn in Abhängigkeit von ihrer Breite dargestellt wird. Ein Beispiel für eine solche Grafik ist in Abbildung 2.3 zu sehen.

Anhand dieser Grafik kann ausgehend von der oberen Abbildung (Figure A) für einen bestimmten Strom und einer maximal gewünschten Erwärmung der Leiterbahn die benötigte Leiterbahnbreite ermittelt werden. Dafür gibt es in der unteren Abbildung (Figure B) Geraden für verschiedene Foliendicken. Dementsprechend kann auch mit gegebener Leiterbahnbreite und Foliendicke ausgehend von Figure B die maximale Strombelastbarkeit bei bestimmten Temperaturerhöhungen in Figure A ermittelt werden [14].

Es gilt jedoch zu beachten, dass diese Grafiken lediglich für Leiterbahnen auf Außenlagen gültig sind. Die Temperaturerhöhung von Leiterbahnen in Innenlagen wird zusätzlich durch die Wärmeleitfähigkeit der umgebenden Materialien beeinflusst. In Tabelle 2.1 sind Werte einiger typischer Stoffe aufgeführt. Daraus lässt sich erkennen, dass die Leitfähigkeit von FR4 deutlich schlechter als die von Kupfer, jedoch besser als die von Luft ist. Um die Strombelastbarkeit einschätzen zu können, sind also zusätzlich die Umgebungsbedingungen von Bedeutung.

Tabelle 2.1: Wärmeleitfähigkeit von auf Leiterplatten typischen Stoffen

Stoff	Wärmeleitfähigkeit λ in W/(m·K)
Luft	0,026
FR4	0,3
Kupfer	385
Aluminium	205

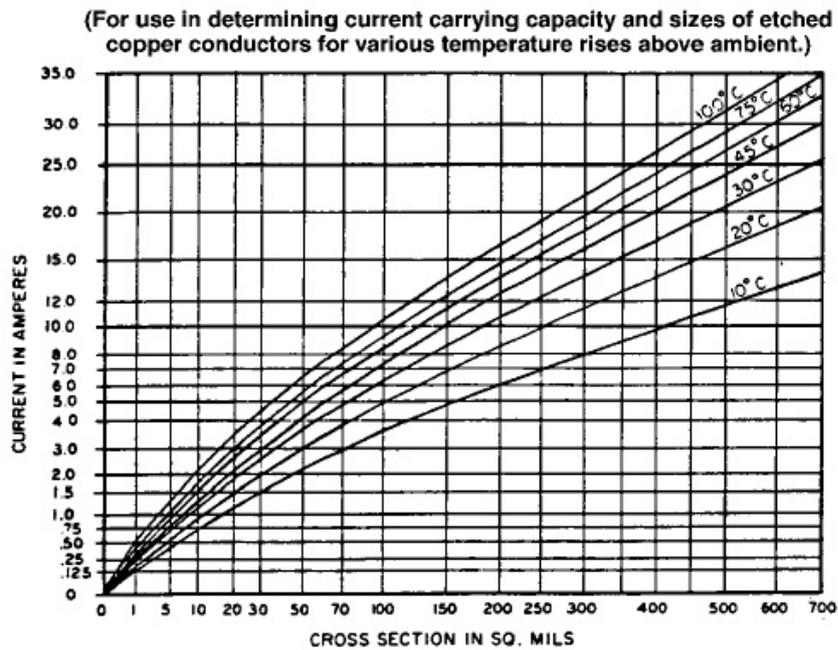


Figure A External Conductors

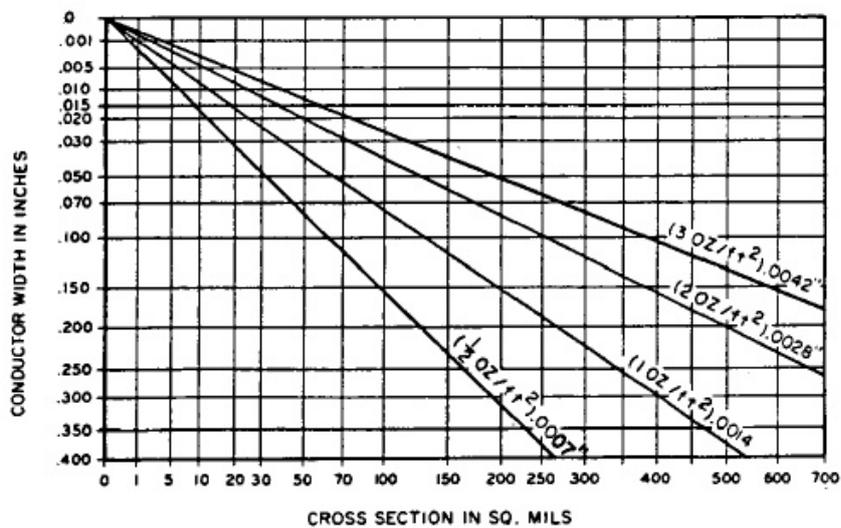


Figure B Conductor width to cross-section relationship

Abbildung 2.3: Grafik zur Bestimmung der Stromtragfähigkeit von Leiterbahnen

[14]

2.3 Das Bussystem USB

Die Kommunikation der Mastereinheit mit dem PC läuft über USB, weswegen dieses Bussystem im Fokus des Projektes steht. Im Folgenden sollen die grundlegenden Aspekte dargestellt werden.

2.3.1 Allgemeiner Überblick

Vor der Einführung des USB Protokolls waren bei Peripheriegeräten für PCs viele verschiedene Steckverbinder in Benutzung. Durch die Einführung von USB konnte eine anwenderfreundliche und flexible Schnittstelle geschaffen werden, die für nahezu alle Peripheriegeräte einsetzbar ist [15].

Aktuell gibt es vier Versionen von USB mit verschiedenen Geschwindigkeitsklassen, dargestellt in Tabelle 2.2 [15]. Die Versionen von USB lassen sich in ihrer Geschwindigkeit detaillierter aufgliedern, hierfür wird jedoch auf entsprechende Literatur verwiesen. Durch den vielfältigen Einsatz von USB sind auch viele verschiedene Formfaktoren der Steckverbinder verbreitet. Um einen Überblick zu vermitteln, werden sie in Abbildung 2.4 abgebildet.

Die Bustopologie ist eine kaskadierte Sterntopologie bestehend aus Hubs und Peripheriegeräten. Der Host-PC selbst ist der sogenannte Root-Hub. An diesem können sowohl Peripheriegeräte als auch weitere Hubs angeschlossen sein. Inklusive Root-Hub können maximal sechs Hubs und 127 Geräte in einer Topologie verwendet werden. Diese Einschränkung resultiert aus den maximalen Signallaufzeiten [15],[17].

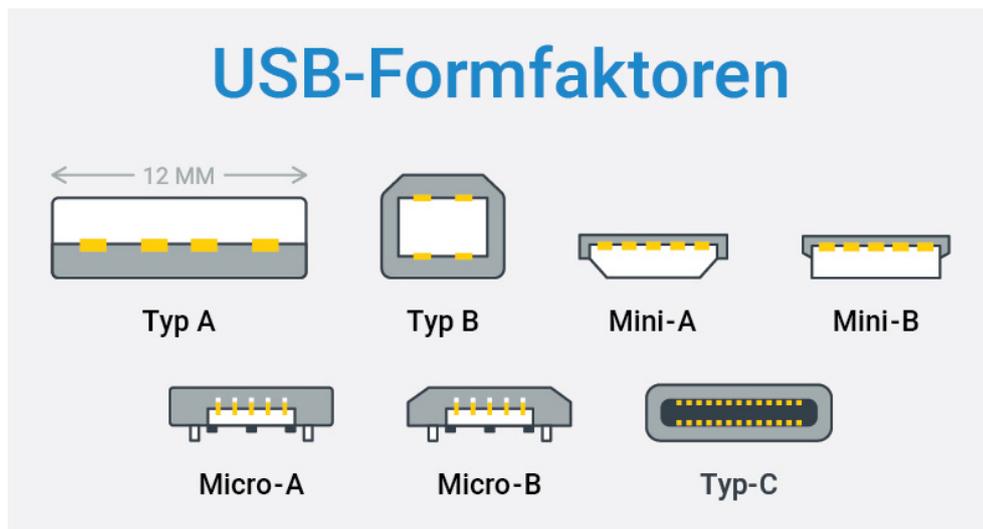


Abbildung 2.4: Die verschiedenen Formfaktoren von USB-Steckverbindern [16]

Tabelle 2.2: USB Versionen und Geschwindigkeiten

Bezeichnung	Version	Max. Geschwindigkeit
Low Speed	USB 1.0	1,5 Mbit/s
Full Speed	USB 1.0	12 Mbit/s
High-Speed	USB 2.0	480 Mbit/s
SuperSpeed	USB 3.0	5 Gbit/s
SuperSpeed+	USB 3.2	20 Gbit/s
USB4	USB 4.0	40 Gbit/s

In den nachfolgenden Kapiteln wird in erster Linie auf die USB-Versionen 1.0 und 2.0 eingegangen. Darüber hinaus beschränken sich die Erklärungen auf die mit USB 1.0 eingeführten Steckverbinder der Typen A und B.

2.3.2 Elektrische Eigenschaften

Die USB-Steckverbinder der Typen A und B bestehen aus vier elektrischen Verbindungen für die Kommunikation und einem Schirm. Für die Leiter sind feste Farben und Funktionen vorgegeben [15]:

Tabelle 2.3: USB Spezifikation für Leiter und Verbindungen

Pinnummer	Funktion	Farbe
1	V_{BUS}	Rot
2	D-	Weiß
3	D+	Grün
4	GND	Schwarz
Gehäuse	Schirm	-

Die Spannung zwischen V_{BUS} und GND beträgt nominell 5V, sie kann jedoch auch etwas darüber oder darunter liegen. Der Stromverbrauch des Gerätes darf für USB 1.0 100 mA und für USB 2.0 500 mA nicht überschreiten, sofern USB Power Delivery (PD) nicht unterstützt wird [15]. PD erhöht die maximale Leistungsabgabe auf 100 W. Dies wird durch Kabel mit integrierten Chips ermöglicht, welche die maximale Leistungsabgabe an den Verbraucher melden. Dieser fordert eine bestimmte Spannung und einen Strom an. USB PD ermöglicht Spannungen von bis zu 20 V [17].

Die Datenübertragung bei USB erfolgt differentiell. Das bedeutet, dass Signale auf den Leitungen D+ und D- symmetrisch und gegenphasig übertragen werden. Dadurch können Störungen, welche auf beide Signalleitungen gleich einwirken, kompensiert werden.

Die Spannungen auf den Leitungen bei USB sind abhängig von der Geschwindigkeit des Gerätes. Jedes Gerät indiziert seine Geschwindigkeit durch Pull-up Wider-

stände an der entsprechenden Signalleitung. Handelt es sich um ein Low Speed Device, so ist dies durch einen Pullup-Widerstand an der D- Leitung gekennzeichnet. Full Speed und schnellere Geräte sind durch einen Pullup-Widerstand an der D+ Leitung gekennzeichnet [17],[15].

Die nachfolgenden Signalzustände sind bei USB möglich [15]:

- **Differenzielle 1:** $D+ > 2,8\text{ V}$ und $D- < 0,3\text{ V}$
- **Differenzielle 0:** $D+ < 0,3\text{ V}$ und $D- > 2,8\text{ V}$
- **Idle:** Abhängig von der Geschwindigkeit; bei schnellen Geräten: $D+ > 2,7\text{ V}$ und $D- < 0,8\text{ V}$, bei langsamen Geräten: $D- > 2,7\text{ V}$ und $D+ < 0,8\text{ V}$
- **Single-ended-0 (SE0):** $D+$ und $D- < 0,3\text{ V}$
- **Single-ended-1 (SE1):** $D+$ und $D- > 2,8\text{ V}$; dieser Signalzustand ist ungültig

Die Signalzustände gelten für die Treiber. Der Empfänger interpretiert eine Differenzielle 1, wenn $D+$ mindestens 2 V bezogen auf die Signalmasse GND beträgt und zwischen $D+$ und $D-$ mindestens eine Differenz von 200 mV vorliegt [15]. Auf diesen Signalzuständen basieren die folgenden Symbole:

Tabelle 2.4: Die Symbole J und K bei USB

Symbol	langames Gerät	schnelles Gerät
J	Differenzielle 0	Differenzielle 1
K	Differenzielle 1	Differenzielle 0

Die Verwendung dieser Symbole stellt eine Unabhängigkeit von der Geschwindigkeit des Gerätes für die Beschreibung von Ereignissen her. Mögliche Ereignisse sind: *Resume*, *Connect*, *Start-of-Packet*, *End-of-Packet*, *Disconnect* und *Reset* [15],[17].

- Resume: Verlassen des Ruhezustandes, wird durch einen Wechsel auf K angezeigt
- Connect: Wird erkannt, wenn der Bus zwischen $2,5\ \mu\text{s}$ und $2,0\ \text{ms}$ im Idle-Zustand war
- Start-of-Packet (SOP): Wechsel von Idle nach K
- End-of-Packet (EOP): Eine Bitzeit SE0 gefolgt von mindestens einer Bitzeit J.
- Disconnect: SE0 für mindestens $2,5\ \mu\text{s}$
- Reset: Sicher bei SE0 für $10\ \text{ms}$, möglich ab SE0 für $2,5\ \mu\text{s}$

2.3.3 Kommunikationsprotokoll

Die Kodierung der Datenübertragung erfolgt durch Non Return to Zero Inverted (NRZI). Bei NRZI stellt der Wechsel des Signalpegels eine logische „0“ und ein gleich bleibender Signalpegel eine „1“ dar. Die Übertragung erfolgt asynchron, was bedeutet, dass kein Taktsignal übertragen wird. Da dies erfordert, dass der Empfänger die Bitlänge richtig interpretiert, wird Bitstuffing betrieben. Unter Bitstuffing versteht man das Einbringen zusätzlicher Bits in die zu übertragenden Daten nach einer gewissen Menge gleichartiger Bits. In diesem Fall bringt der Sender nach sechs aufeinanderfolgenden logischen Einsen eine Null in den Signalverlauf ein. Dadurch wechselt der Signalzustand garantiert bei jedem siebten Bit und der Empfänger kann die Bitlänge der einzelnen Bits ermitteln [17].

In Abbildung 2.5 wird der Aufbau einer USB Übertragung veranschaulicht. Dieser sogenannte Transfer besteht aus mehreren Transactions, welche wiederum aus verschiedenen Packets (im Bild braun dargestellt) bestehen. Die Packets sind aus verschiedenen Feldern aufgebaut. Das einfachste Packet ist das Handshake Packet. Es besteht aus den Feldern Sync und PID (Packet Identifier). Das Sync-Feld ist eine Synchronisationsfolge. Insgesamt besteht es aus mehreren KJ-Paaren, wobei das

erste K dem des SOP entspricht. Abgeschlossen wird es durch zwei Bitzeiten K [17].

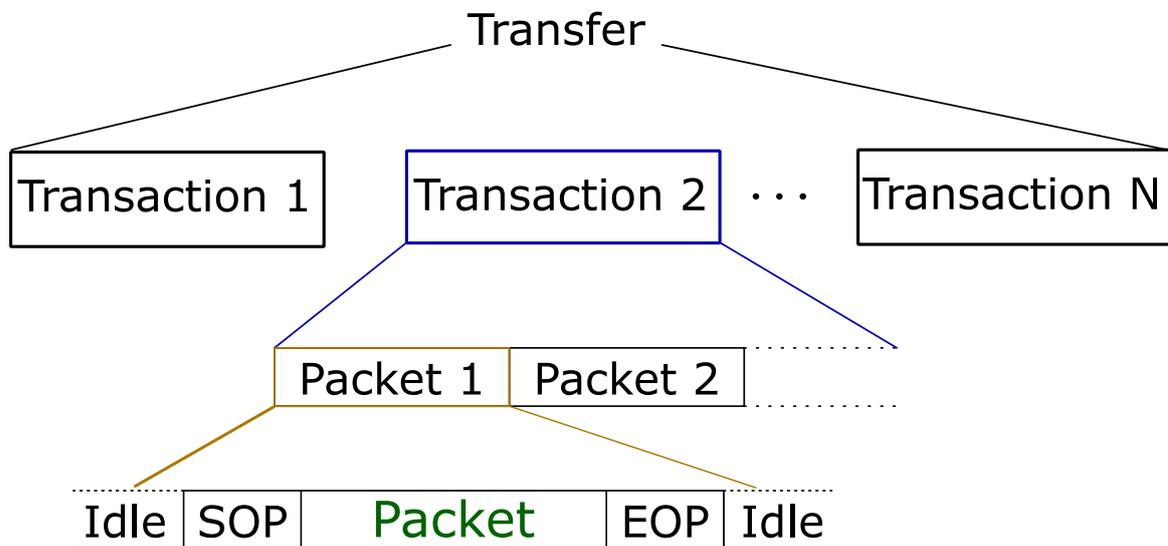


Abbildung 2.5: Der Aufbau eines USB-Transfers

In Tabelle 2.5 sind weitere mögliche Felder dargestellt. Eine detaillierte Aufgliederung der Arten von Packets, Transactions und Transfers wird an dieser Stelle nicht vorgenommen.

Tabelle 2.5: Arten von Feldern bei USB [15]

Name	Zweck
Sync	Start-of-packet und Synchronisation
PID	Identifizierung des Packets
Address	Identifikation der Funktionsadresse
Endpoint	Identifizierung des Endpunkts
Frame Number	Identifikation des Frames
Data	Daten
CRC	Fehlererkennung

3 Schaltungsentwurf

Der Schaltungsentwurf ist die Grundlage für die Entwicklung einer Baugruppe. Hierbei werden definierte Ziele in konkrete schaltungstechnische Lösungen überführt. Das nachfolgende Kapitel beschreibt die Umsetzung der Schaltungen der Mastereinheit und ihre Funktionen. Zunächst werden die Anforderungen konkretisiert und darauffolgend ihre Implementierung abschnittsweise erläutert.

3.1 Systemübersicht und Rahmenbedingungen

In Abbildung 3.1 werden die Funktionen der Mastereinheit im System dargestellt. Die bereits entwickelten Satelliten benötigen eine schaltbare Betriebsspannung von +5 V (im Blockschaltbild braun dargestellt). Daher liegt es nahe, die Mastereinheit mit der gleichen Spannung zu betreiben. Die Kommunikation mit dem PC wird über USB realisiert. Die Verbindung zwischen Mastereinheit und Satelliten erfolgt nach einem speziellen System, welches im Laufe des Projektes erarbeitet wurde und im entsprechenden Projektbericht nachzulesen ist [5]. Dadurch teilen sich die Bussysteme I2C und SPI eine gemeinsame Busleitung.

Zur Bearbeitung der Aufgaben wird ein Mikrocontroller mit Echtzeitbetriebssystem vorgesehen. Die in Kapitel 1 definierte Anforderung der Visualisierung von Systemzuständen wird durch 7-Segment-Anzeigen auf der Mastereinheit gelöst. Als Speicherchip auf der Mastereinheit soll der bereits auf den Satelliten vorhandene SDRAM Chip von *Winbond* zum Einsatz kommen. Ein zusätzliches Ziel des Entwurfs ist es, vorwiegend Bauteile der Bauform 0603 zu verwenden.

Das gesamte Projekt wird mit dem ECAD Programm *Target3001!* erstellt. Für viele der Schaltungen müssen die entsprechenden Bauteile zunächst in die lokale

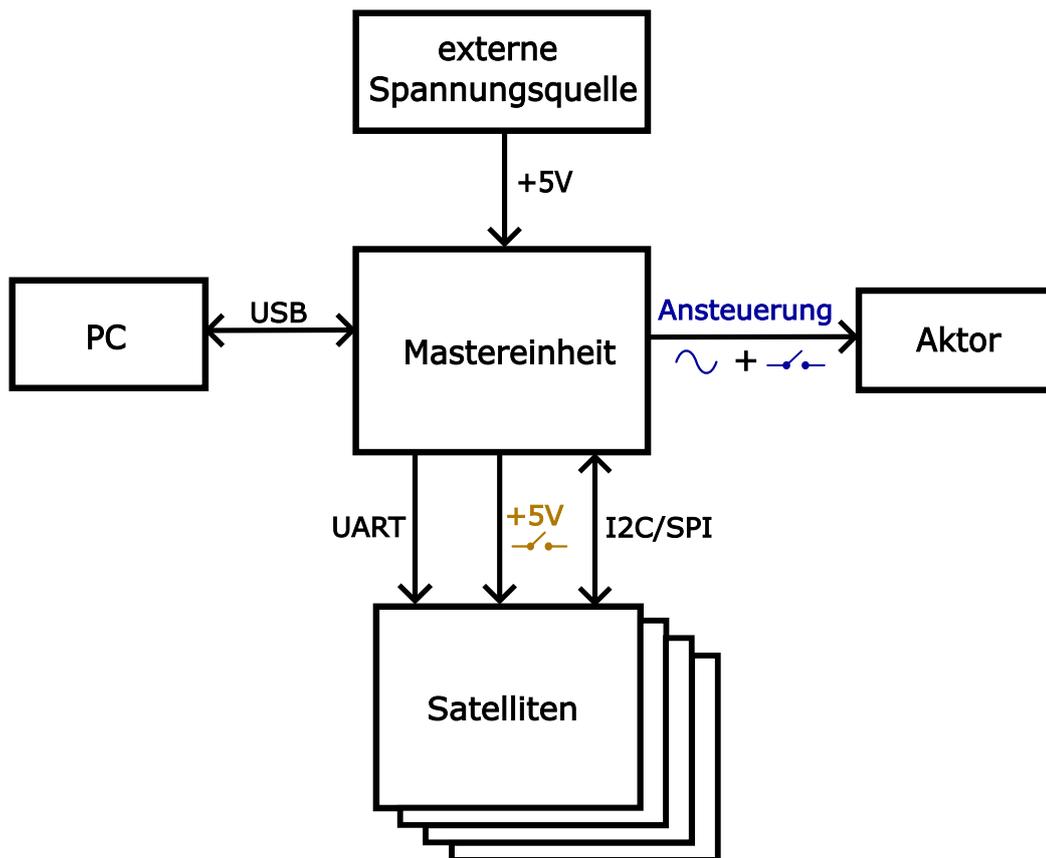


Abbildung 3.1: Blockschaltbild des Systems mit der Mastereinheit

Bauteilbibliothek aufgenommen werden. Diese werden, sofern vorhanden, aus der Onlinebibliothek <https://www.ultralibrarian.com/> entnommen und gegebenenfalls angepasst. Bauteile, die in dieser Bibliothek nicht hinterlegt sind, werden mit dem Bauteileditor von *Target3001!* angelegt. Des Weiteren sollen alle verwendeten Bauteile beim Distributor *Digi-Key* verfügbar sein, um den Bestellprozess zu optimieren.

Die Umsetzung der einzelnen Funktionen wird in den nachfolgenden Kapiteln beschrieben.

3.2 Mikrocontroller

Der Mikrocontroller *LPC54606J256BD100* ist ein 32-bit ARM Cortex-M4 Mikrocontroller von *NXP* mit 256kB Flash, integriertem USB High-speed-PHY (Physical Layer), External Memory Controller (EMC) und Serial Wire Debug (SWD) Interface [5]. Ausgewählt wurde dieser, da er aus der gleichen Baureihe stammt wie der auf dem aktuell als Mastereinheit fungierenden Evaluationsboard verbaute Chip *LPC54628J512ET180*. Die Unterschiede der beiden Controller liegen unter anderem in ihrem Funktionsumfang und der Gehäuseart. Der Vorteil des LQFP-100-Gehäuses des *LPC54606J256* liegt vor allem in seiner einfacheren Lötbarkeit, wodurch der Herstellungsprozess des Prototyps vereinfacht wird [5]. Diese Auswahl wurde im Hinblick auf die Bauteillieferbarkeit bereits in der Vergangenheit getroffen und war Grundlage für den weiteren Schaltungsentwurf.

Der Mikrocontroller benötigt eine Versorgungsspannung zwischen 1,71 V und 3,6 V, für das integrierte USB-Modul werden 3,0 V bis 3,6 V, typischerweise 3,3 V angegeben [18]. Daher wird als Versorgungsspannung für den Mikrocontroller 3,3 V gewählt. Um diese zu stabilisieren werden Blockkondensatoren möglichst nahe an den Versorgungspins des Controllers angebracht. Hierfür werden an jedem Pin 100 nF vorgesehen.

Für die Programmierung mit SWD wird ein 10-Pin ARM Steckverbinder angelegt. Dieser ermöglicht die Programmierung und das Debugging mit einer JTAG-Programmierungssonde, auch Jlink genannt. Das Datenblatt empfiehlt für die benötigten externen pull-up-Widerstände an den Signalen SWDIO und SWCLK 10 k Ω bis 100 k Ω [18]. Wie in Abbildung 3.2 zu sehen ist, wurden beide Widerstände als 10 k Ω gewählt und der Kondensator C21 zur Entkopplung von der Versorgungsspannung vorgesehen. Der Taster K2 wird hinzugefügt, um das manuelle Zurücksetzen des Mikrocontrollers zu ermöglichen. Dies ist der Fall, sobald das Signal RESETN auf Masse gezogen wird [18]. Der parallelgeschaltete Kondensator C48 dient der Entprellung des Tasters.

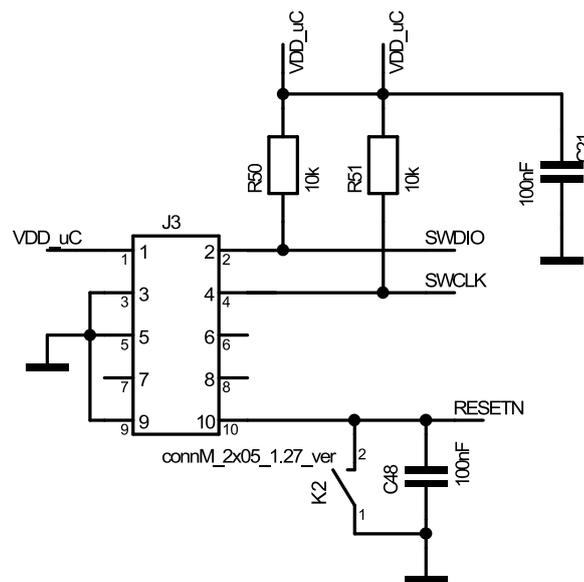


Abbildung 3.2: 10-Pin Arm Steckverbinder für SWD und Resettaster K2

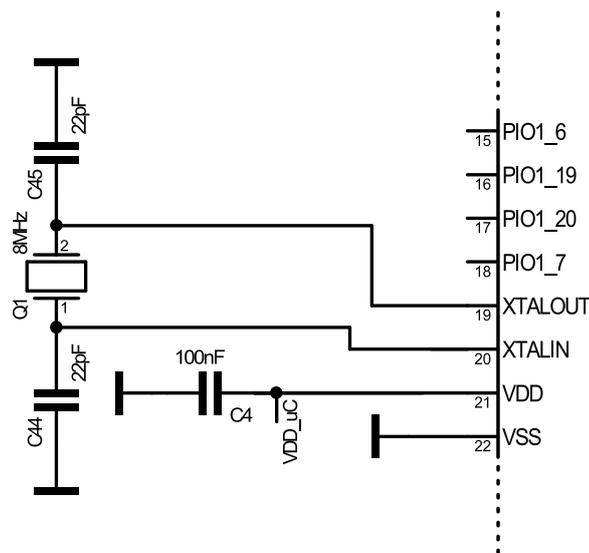


Abbildung 3.3: Externer Quarz zwischen XTALOUT und XTALIN; Blockkondensator an einem der Versorgungspins

Da die Genauigkeit der internen Oszillatoren nicht ausreicht, um zeitkritische Funktionen wie USB zu benutzen [18], wird ein Quarz der Frequenz 8 MHz mit den laut Datenblatt benötigten 22 pF Kondensatoren zwischen den Pins XTALIN und XTALOUT hinzugefügt. Dieser Quarz hat eine Genauigkeit von ± 30 ppm, während der

interne Oszillator lediglich $\pm 1\%$ erreicht [18].

Mithilfe des *MCUXpresso Config Tools* von NXP können, wie in Abbildung 11 des Anhangs sichtbar, die benötigten Funktionen des Mikrocontrollers ausgewählt werden. Pins mit fester Belegung sind dunkelgrau dargestellt, grün leuchtende Pins sind vom Benutzer belegte Pins. Rote oder orange Pins deuten auf Fehler bei der Pinbelegung hin. Die Verwendung des Tools ermöglicht es, die richtigen Pins für die gewünschten Funktionen auszuwählen. Da jedem Pin des Mikrocontrollers eine von mehreren Funktionen zugewiesen werden kann, erspart dies die Suche der geeigneten Pins im Datenblatt. Dabei wird jedoch ersichtlich, dass das LQFP-100-Gehäuse des Mikrocontrollers nicht über die volle Funktionalität des EMC Moduls verfügt. Während der *LPC54628ET180* über 60 dem EMC zugehörige Pins besitzt, sind es beim *LPC54606BD100* nur 43. Dadurch ergeben sich Konflikte bei der zeitgleichen Verwendung von USB und EMC auf der Mastereinheit. Das EMC Modul wird für die Benutzung des Speicherchips auf der Mastereinheit benötigt. Diese Konflikte können nur durch die Verwendung eines anderen Speicherchips gelöst werden. Da USB jedoch ein unverzichtbarer Bestandteil des Systems ist und die alternativ wählbaren Chips einen geringen Speicherplatz aufweisen, werden die Überlegungen für einen Speicherchip auf der Mastereinheit verworfen.

Die vollständige Beschaltung des Mikrocontrollers kann im Anhang in Abbildung 9 betrachtet werden.

3.3 Spannungsversorgung

In Abschnitt 3.1 wurde bereits festgelegt, dass die Versorgungsspannung der Mastereinheit 5 V betragen soll. Da dies gleichzeitig der Busspannung V_{BUS} von USB entspricht, bietet es sich an, die Spannungsversorgung über USB zu ermöglichen. Als USB-Standard wird USB 2.0 ohne PD gewählt, was eine maximale Leistungsabgabe von 2,5 W bzw. 500 mA Strom erlaubt. Deshalb soll die Spannungsversorgung für die Satelliten über USB lediglich zur Demonstration und für die Inbetriebnahme der Baugruppe dienen. Für höhere Leistungen wird zusätzlich ein Hohlbuchsenstecker vorgesehen. Für die Durchführung von Messungen muss die Spannungsversorgung über den Hohlbuchsenstecker und unter Verwendung eines geeigneten Netzgerätes erfolgen.

Die Betriebsspannung für den Mikrocontroller und die Integrated Circuits (ICs) der Mastereinheit, die ebenfalls eine Versorgungsspannung von 3,3 V benötigen, wird mit dem Spannungsregler *NCP5501* erzeugt. Dieser IC wurde bereits im System auf den Satelliten verbaut und kann bis zu 500 mA Strom abgeben. Die Versorgung des Spannungsreglers erfolgt ausschließlich über USB. Er wird entsprechend der empfohlenen Beschaltung im Datenblatt mit Eingangs- und Ausgangskondensatoren versehen. Um hochfrequente Störungen auf den 3,3 V Versorgungsleitungen der ICs zu verringern, wurden Ferritperlen verbaut.

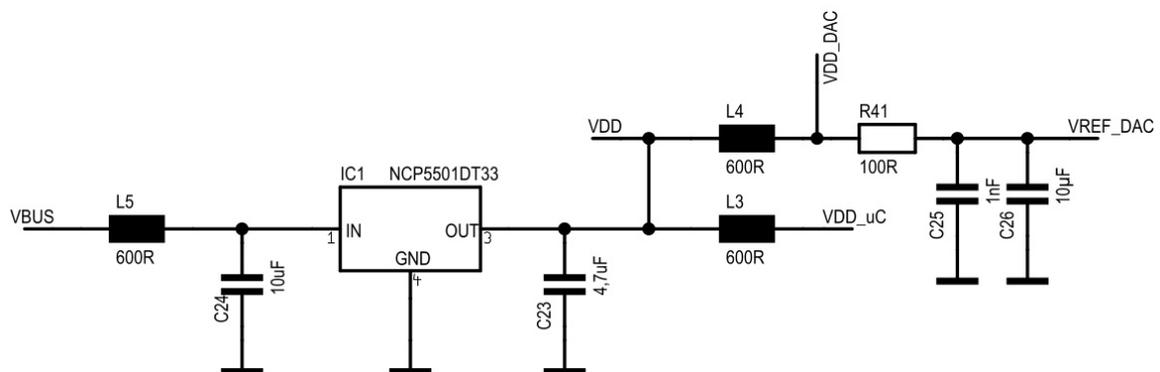


Abbildung 3.4: Spannungsversorgung der ICs mit dem Spannungsregler

Wie in Abbildung 3.4 zu sehen ist, wurde die Versorgungsleitung zusätzlich in folgende Pfade aufgetrennt:

- **VDD**: Versorgung einer Leuchtdiode, die das Anliegen der 3,3 V Spannung anzeigt
- **VDD_uC**: Die Versorgungsleitung des Mikrocontrollers
- **VDD_DAC & VREF_DAC**: Versorgung und Referenzspannung für den DAC, genauer beschrieben in Abschnitt 3.4

Durch diese Trennung und die Tiefpasseigenschaften der Ferritperlen wird sichergestellt, dass sich die hohen Schaltfrequenzen eines ICs nicht auf die Spannungsversorgung anderer Bauteile auswirken.

Eine weitere Aufgabe der Mastereinheit ist die Bereitstellung der Spannungsversorgung für die Satelliten. Abhängig vom Zustand des Systems liegt die Stromaufnahme pro Satellit zwischen 100 und 200 mA. Die maximal zu erwartende Anzahl an Satelliten ist 32, limitiert wird sie durch die Busauslastung des Systems [5]. Daraus ergibt sich ein Stromfluss von maximal 6,4 A über die Mastereinheit zu den Satelliten. Wie in Abschnitt 2.2 erläutert, erfordert dies die Wahl einer geeigneten Leiterbahnbreite, welche in Kapitel 4 erfolgt.

Zusätzlich wird die Schaltung um einen p-Kanal Mosfet erweitert, welcher das An- und Abschalten der Spannungsversorgung ermöglicht. Auch bei diesem spielt die Stromtragfähigkeit eine Rolle. Als Ergebnis der Bauteilrecherche, erschwert durch die in der Branche herrschenden Lieferschwierigkeiten, wurde der Mosfet *FDS4935* gewählt. Dieser kann dauerhaft 7 A Strom führen. Wie in Abbildung 3.5 gezeigt, wird er für seine Verwendung als Schalter mit dem Mikrocontroller über den n-Kanal Mosfet T1 angesteuert.

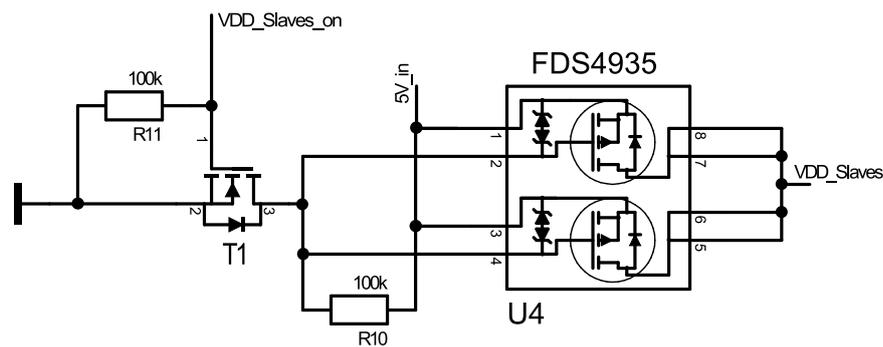


Abbildung 3.5: Spannungsversorgung der Satelliten

3.4 Ansteuerung des Aktors

Wie bereits in Abschnitt 1.3 erwähnt, soll das System um einen Aktor erweitert werden, welcher das zu prüfende Bauteil für die Messung anregt. Da bisher noch unklar ist, welche Art von Aktor für die Anregung des Bauteils am besten geeignet ist, sollen verschiedene Optionen ermöglicht und in der Zukunft getestet werden. In vergangenen Projekten konnten bereits gute Ergebnisse bei der Verwendung von Piezoaktoren erzielt werden [2]. Deswegen soll eine bipolare, sinusförmige Spannung mit einer Amplitude von bis zu 3,3 V erzeugt werden. Für maximale Flexibilität wird zusätzlich eine softwareseitig schaltbare Gleichspannung vorgesehen.

Die bipolare Spannung wird mit einem Digital Analog Converter (DAC) umgesetzt. Hierfür wird der *MAX5722* von MAXIM INTEGRATED ausgewählt. Dabei handelt es sich um einen 12-Bit DAC mit SPI und integriertem Ausgangsverstärker [19]. Im Datenblatt des Bauteils findet sich zudem die in Abbildung 3.6 dargestellte Beispielschaltung für die Erzeugung einer bipolaren Spannung, welche dem beabsichtigten Einsatzzweck des DACs entspricht.

Für die Realisierung dieser Schaltung wird zunächst eine negative Versorgungsspannung $-V'$ benötigt. Hierfür bietet sich eine Ladungspumpe an, da für die vor-

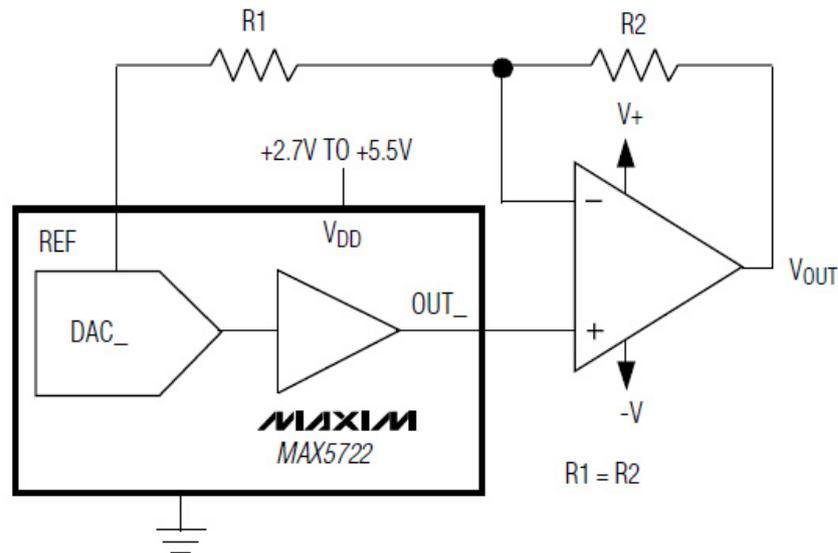


Abbildung 3.6: Beispielschaltung zur Erzeugung einer bipolaren Spannung [19]

gesehenen Anwendungen nur geringe Ströme benötigt werden. Die ausgewählte Ladungspumpe ICL7660 ist als IC verfügbar und benötigt zur Spannungsinvertierung der 5V Versorgungsspannung, wie in Abbildung 3.7a zu sehen ist, nur eine externe Beschaltung in Form von Kondensatoren. Diese Spannung wird genutzt, um den in Abbildung 3.7b gezeigten Operationsverstärker zu versorgen. Die Widerstände R12 und R36 entsprechen den Widerständen R1 und R2 aus Abbildung 3.6.

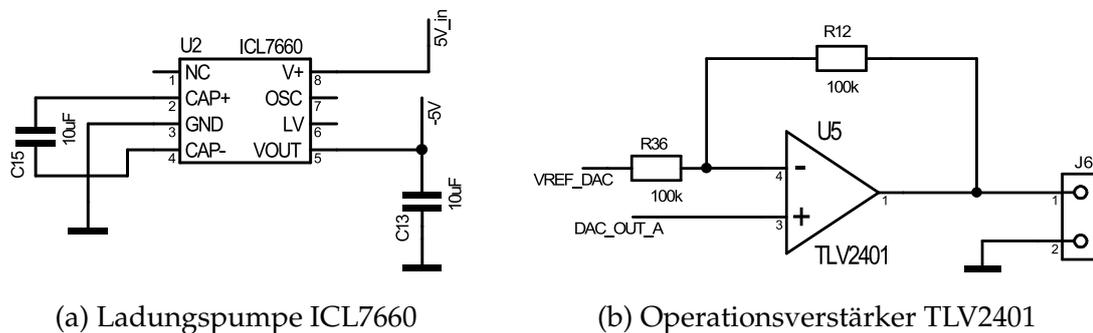


Abbildung 3.7: Schaltungen zur Erzeugung der bipolaren Spannung

Durch diese Schaltung ist es möglich, über SPI Codewörter an den DAC zu schicken, welche dieser in entsprechende Ausgangsspannungen umwandelt. Die Ausgangsspannung berechnet sich mit [19]:

$$V_{\text{OUT}} = V_{\text{REF}} \left[\left(\frac{2D}{4096} \right) - 1 \right] \quad (3.1)$$

Wobei D der vom Mikrocontroller übertragene Dezimalwert ist. Aus Formel (3.1) wird zudem ersichtlich, dass für die korrekte Ausgabe einer sinusförmigen Schwingung eine hohe Stabilität der Referenzspannung V_{REF} gewährleistet sein muss. Hierfür wird ein Tiefpassfilter 1. Ordnung, zu sehen in Abbildung 3.4, in die Versorgungsleitung eingefügt. Für die Programmierung ist außerdem wichtig, dass der DMA-Controller des Mikrocontrollers für die Ausgabe der Daten benutzt wird, da es sonst bei hoher Prozessorauslastung zu Verzögerungen in der Übertragung kommen kann, wodurch unsymmetrische Sinuskurven erzeugt werden.

Die softwareseitig steuerbare Gleichspannung ist in Abbildung 3.8 zu sehen. Sie wird mit einem Pin des Mikrocontrollers über das Gate des N-Kanal Mosfets T2 angesteuert. Zusätzlich wird die Diode D5 als Freilaufdiode vorgesehen, welche beim Schalten eines Relais den Stromfluss weiter zulässt und somit den Transistor T2 vor Zerstörung schützt. Die Ausgabe der Spannungssignale erfolgt über Leiterplattenklemmen für Einzeldrähte. Auf diese Weise ist die Länge der Versorgungsleitungen für den Aktor und somit seine Position flexibel.

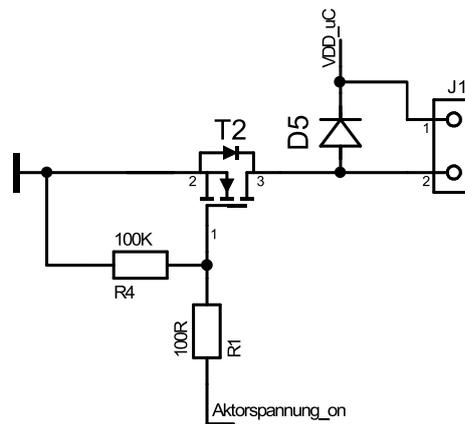


Abbildung 3.8: Schaltbare Gleichspannung mit Freilaufdiode

3.5 Visualisierung

Die Anforderungen an die Mastereinheit, welche in Abschnitt 1.3 definiert wurden, beinhalten die Visualisierung von Systemzuständen. Es sollen Fehlerzustand, Übertragungsfortschritt oder Betriebsfähigkeit des Systems für den Benutzer dargestellt werden. Da hierfür nur wenige Zeichen erforderlich sind, werden drei 7-Segment-Anzeigen vorgesehen. Ein Vorteil von diesen ist, dass sie keine unverhältnismäßig aufwändige Programmierung erfordern. Bei den Anzeigen handelt es sich um rote Light Emitting Diodes (LEDs) mit einer gemeinsamen Kathode. Bei ihrer Integration besteht jedoch die Herausforderung, dass der Mikrocontroller nur 40 unbenutzte General Purpose In/Out (GPIO) Pins hat. Bei einem Betrieb der 7-Segment-Anzeigen ausschließlich über GPIO Pins würden acht Pins pro Anzeige, also insgesamt 24 Pins, benötigt werden. Dies würde die zukünftige Erweiterung der Mastereinheit um zusätzliche Funktionen erschweren. Daher sollen die 7-Segment-Anzeigen über LED-Multiplexing betrieben werden. Bei diesem Verfahren werden alle acht Anoden der 7-Segment-Anzeigen mit den gleichen GPIO Pins des Controllers verbunden. Zusätzlich werden die drei Kathoden auf eigene Pins des Controllers gelegt. Durch Umschalten zwischen den Kathoden können somit die einzelnen Anzeigen getrennt voneinander angesteuert werden. Somit bleiben

32 der Pins für weitere Funktionen offen. Das Schalten der Kathoden wird, wie in Abbildung 3.9 gezeigt, mit dem N-Kanal Mosfet *FDV303N* realisiert. Bei der Ansteuerung der LEDs wird ausgenutzt, dass das menschliche Auge das Flackern ab einer Umschaltfrequenz bzw. Bildrate von ca. 30 Hz nicht mehr wahrnehmen kann. Um ein für das menschliche Auge angenehmes Bild zu erzeugen, muss also jede der drei Anzeigen mindestens mit einer Frequenz von 30 Hz blinken. Für die Umschaltfrequenz f des Controllers ergibt sich somit $f > 90$ Hz.

Für die Programmierung dieser Funktion eignet sich ein spezielles Hardwaremodul von NXP, welches sich SCTimer nennt. Mit dem SCTimer können mehrere, aufeinander abgestimmte Signale mit Pulsweitenmodulation (PWM) generiert werden. Das Hardwaremodul übernimmt dann die Aufgaben der PWM und verringert die Prozessorauslastung.

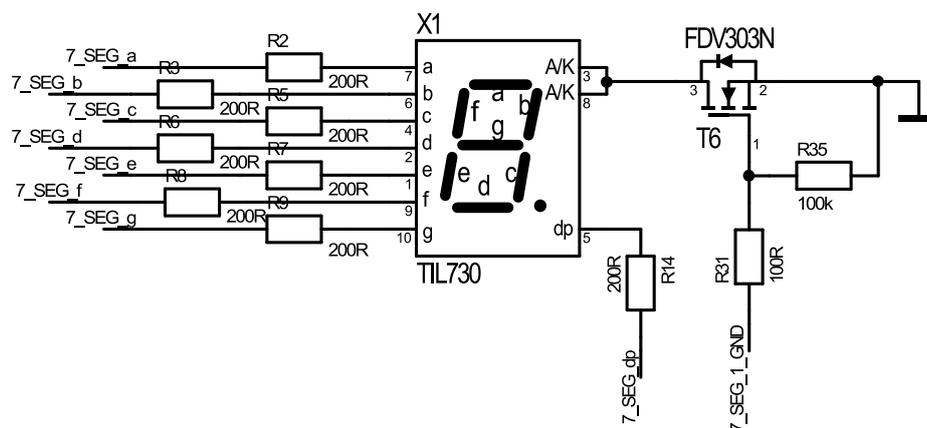


Abbildung 3.9: Beschaltung der 7-Segment-Anzeigen

3.6 USB Schnittstelle

Wie in Abschnitt 3.2 erläutert, ist die Physical Layer von USB bereits im Mikrocontroller verbaut. Diese beinhaltet die in Abschnitt 2.3 angesprochenen Pull-up-Widerstände an den Datenleitungen als Indikator der Geschwindigkeit des Gerätes.

Dadurch ist für die Integration der USB-Schnittstelle nur eine minimale äußere Beschaltung, sichtbar in Abbildung 3.10, notwendig.

Für die Steckverbindung wird eine USB Buchse vom Typ B gewählt. Die Suppressordioden D2 und D3 schützen den Mikrocontroller vor Überspannungen, welche beispielsweise durch elektrostatische Entladungen ausgelöst werden können [20]. Des Weiteren wird zwischen dem Schirm des Kabels (SHIELD) und der Masse der Leiterplatte (GND) ein RC-Filter, bestehend aus R32 und C12 eingefügt. Da sich der Schirm des USB-Kabels wie eine Antenne verhält, können bei direkter Verbindung von Schirm und Massefläche Störungen aus der Umgebung aufgenommen werden [20]. Der Filter verringert mit einer Grenzfrequenz von 33,86 Hz den Effekt hochfrequenter Störungen auf die Leiterplatte. Die entsprechenden Werte wurden einer Hardware Designempfehlung für USB von Atmel entnommen [20].

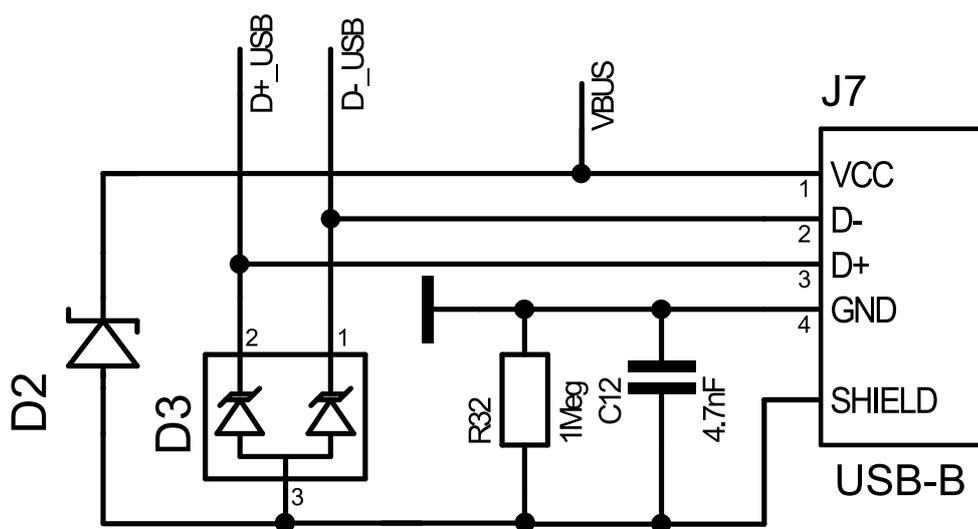


Abbildung 3.10: Beschaltung der USB Schnittstelle

In Abschnitt 2.2 wurde bereits die Wichtigkeit der Impedanzkontrolle für die Signalintegrität einer Übertragung beschrieben. Da High-Speed USB wie in Abschnitt 2.3 dargestellt mit einer Datenrate von 480 Mbit/s und differentiell übertragen wird, müssen die Signalleitungen als sogenanntes differentialpair mit kontrollierter Impedanz definiert werden. Bei *Target3001!* wird die Impedanz im Schaltplan für

die betreffenden Signale berechnet und definiert. Die Umsetzung erfolgt beim in Abschnitt 4.2 beschriebenen Layoutentwurf. Der USB-Spezifikation lässt sich entnehmen, dass für die Datenleitungen D+ und D- eine differentielle Impedanz von $90\ \Omega \pm 10\%$ erforderlich ist [17]. Die in Abschnitt 2.2 erläuterten Formeln können zwar für diese Berechnungen eingesetzt werden, in der Praxis kommen jedoch Onlinerechner oder durch Electronic Computer-Aided Design (ECAD) Programme angebotene Tools zum Einsatz. Die Installation von *Target3001!* beinhaltet ebenfalls einen solchen integrierten Impedanzrechner, zu sehen in Abbildung 3.11.

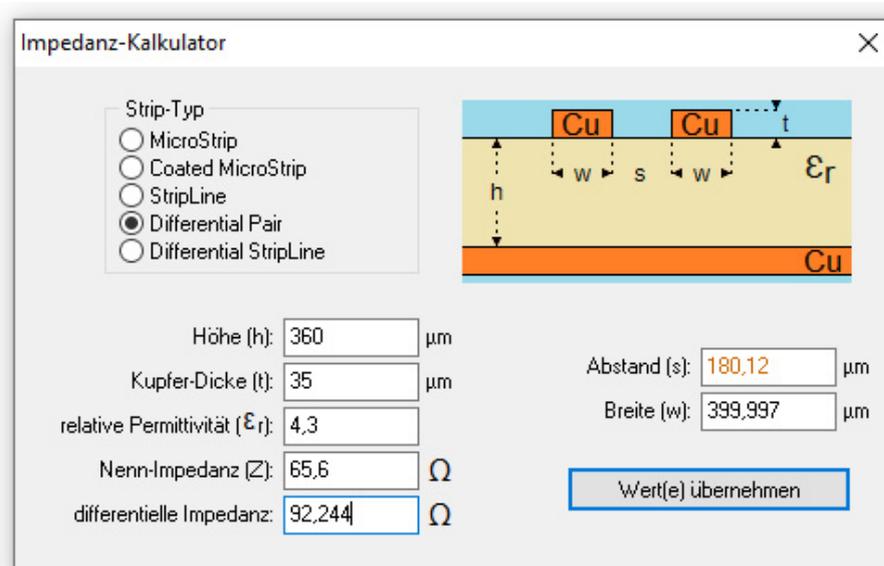


Abbildung 3.11: Impedanzberechnung für das Differentialpair von USB

Bei diesem Rechner müssen lediglich die Daten für die gewünschte differentielle Impedanz, die Höhe h , die Kupferdicke t_{Cu} und die Dielektrizitätszahl ϵ_r angegeben werden. Die Höhe h und die Kupferdicke t_{Cu} wurden in Abschnitt 2.1 erklärt. Sie lassen sich beim Leiterplattenhersteller ermitteln. Die Mastereinheit soll nach Designabschluss bei *Eurocircuits.com* bestellt werden. Abbildung 3.6 stellt den typischen Lagenaufbau einer zweilagigen Leiterplatte und einer vierlagigen Leiterplatte bei *Eurocircuits.com* gegenüber. In Abbildung 3.12a beträgt der Abstand zwischen den Kupferlagen 62 mil, während bei vierlagigen Platinen, zu sehen in Abbildung 3.12b,

der Abstand zwischen der ersten und der zweiten Lage lediglich 14 mil beträgt. In Unterabschnitt 2.2.1 wurde erläutert, dass ein erhöhter Abstand h zwischen den Lagen eine größere Breite w der Leiterbahnen erfordert, um die gleiche Impedanz zu erreichen. Aufgrund dessen erschließt sich, dass eine Platine mit vier Lagen für die Übertragung impedanzkontrollierter Signale besser geeignet ist als eine Platine mit zwei Lagen.

2 Layer STD Build 1.55mm 0.062"			4 Layer STD Build 1.55mm 0.062"		
copper - 1	18 μ m	1/2oz	copper - 1	18 μ m	1/2oz
Core			Prepreg 7628	180 μ m	7mil
			Prepreg 7628	180 μ m	7mil
Core			copper - 2	35 μ m	1oz
1550 μ m			Core		
62mil					
copper - 2			copper - 3	35 μ m	1oz
18 μ m			Prepreg 7628	180 μ m	7mil
1/2oz			Prepreg 7628	180 μ m	7mil
			copper - 4	18 μ m	1/2oz
			710 μ m		
			27.95mil		

(a) Platine mit zwei Lagen

(b) Platine mit vier Lagen

Abbildung 3.12: Standardaufbau von Leiterplatten bei Eurocircuits

Durch die Wahl einer vierlagigen Leiterplatte ergibt sich eine Höhe h von 360 μ m. Für die Verwendung des Isolierstoffträgers stellt *Eurocircuits.com* die Datenblätter auf ihrer Website zur Verfügung. Ihnen lässt sich ein typischer Wert von 4,3 entnehmen [21]. Darüber hinaus ist auf der Website erkennbar, dass die Dicke der äußeren Kupferlagen in Abbildung 3.6 die galvanische Kupferabscheidung noch nicht berücksichtigt. Nach der galvanischen Kupferabscheidung ergibt sich für t_{Cu} eine Mindestdicke von 33,4 μ m [8]. Die Eingabe der Werte von h , t_{Cu} , ϵ_r und der gewünschten differentiellen Impedanz beim Rechner liefert als Ergebnis für eine Leiterbahnbreite von 400 μ m einen benötigten Abstand von 180 μ m. Durch die Definition dieser Werte ist der Schaltungsentwurf abgeschlossen.

Der vollständige Schaltplan beinhaltet zusätzliche Bauteile wie Steckverbinder, Testpunkte, Jumper und LEDs, deren Erklärung für die Umsetzung des Projektes nicht relevant sind. Der Schaltplan ist im Anhang in Abbildung 9 zu sehen.

4 Platinendesign

Im folgenden Kapitel wird das Platinendesign, also die Erstellung des Layouts mit *Target3001!* erläutert. Dabei wird nicht der gesamte Vorgang beschrieben, sondern lediglich die Besonderheiten und Herausforderungen.

4.1 Platinenaufbau und Bauteilplatzierung

Im ersten Schritt des Layoutdesigns werden Rahmenbedingungen des Designs definiert. In Abschnitt 3.6 wurde bereits festgelegt, dass für die Signalintegrität von USB die Verwendung einer Platine mit vier Lagen notwendig ist. Um die Master-einheit bestmöglich in das System eingliedern zu können, soll sie die gleiche Höhe haben wie die Satelliten und Verbindungsplatinen. Dadurch kann die Mastereinheit durch Aufstecken an den entsprechenden Steckverbindern integriert werden, wodurch falsche Verbindungen durch den Anwender als Fehlerquelle eliminiert werden. Die Leiterplatte wird deshalb passend zum System mit einer Breite von 130 mm und einer Höhe von 35 mm entworfen. Da die resultierende Fläche zu klein für die einseitige Bauteilplatzierung ist, wird die Platine beidseitig bestückt.

Durch Aufstecken auf das System entsteht eine dem Benutzer zugewandte und eine abgewandte Seite. Auf der zugewandten Seite werden bei der Bauteilplatzierung solche Elemente angebracht, die bei der Benutzung des Systems sichtbar oder zugänglich sein sollen. Dabei handelt es sich unter anderem um die 7-Segment-Anzeigen und den Resettaster für den Mikrocontroller. Alle Surface Mounted Device (SMD) Bauteile werden auf der dem Benutzer abgewandten Seite platziert. Im Programm ist dies die Unterseite. Dadurch kann die Bestückung der Platine beschleunigt und der Fertigungsprozess vereinfacht werden. Um die Benutzung

des Systems zu erleichtern, sind Steckverbinder ausschließlich von der Oberkante steckbar. Dies beinhaltet die USB-Buchse, die Hohlbuchse für die Spannungsversorgung und die Leiterplattenklemmen für den Aktor. Die Position der Steckverbinder zu den Slaves ist durch den Aufbau des bestehenden Systems vorgegeben. Bei der Positionierung der SMD Bauteile wird beachtet, dass sämtliche Stützkondensatoren der ICs so nahe wie möglich an den entsprechenden Versorgungspins platziert werden. Das gleiche gilt für den Quarz, welcher zudem möglichst nah am Mikrocontroller positioniert sein sollte [18]. Die endgültige Bauteilplatzierung kann im Anhang betrachtet werden.

4.2 Routing

Unter dem Routing versteht man das Verlegen der Leiterbahnen und somit das Herstellen elektrischer Verbindungen im ECAD Programm. Ausgangspunkt dafür ist die in Abschnitt 4.1 abgeschlossene Bauteilplatzierung. Für das Routing werden die einzelnen Lagen wie folgt genutzt:

Tabelle 4.1: Lagenverwendung und Farben der Platine

Lage	Verwendung	Farbe
Außenlage oben	THT Bauteile & Signale	blau
Innenlage oben	Massefläche	braun
Innenlage unten	Leistung & Verbindungen vertikal	grün
Außenlage unten	SMD Bauteile & Verbindungen horizontal	rot

Dabei ist die Außenlage oben dem Benutzer zugewandt und die Außenlage unten die abgewandte Seite der Leiterplatte. Als Leiterbahnbreite werden für Signale 0,2 mm gewählt und für Vias 0,6 mm Außendurchmesser mit 0,3 mm Bohrung.

Für die Leiterbahn, welche die Spannungsversorgung für die Satelliten bereitstellt, muss die Leiterbahnbreite gesondert definiert werden. Mit den in Abschnitt 3.3 berechneten 6,4 A Strombelastbarkeit und einer Erwärmung um 60 °C folgt aus der in Unterabschnitt 2.2.2 gezeigten Grafik eine erforderliche Leiterbahnbreite von etwa 1,6 mm. Diese Werte wurden gewählt, da der maximale Strom nur für kurze Zeit während der Messung fließt. Solange sich das System im Ruhemodus befindet oder eine geringe Anzahl an Satelliten verwendet wird, liegt die Erwärmung der Leiterbahnen zwischen 10 °C und 20 °C [14]. Die Erwärmungen werden an dieser Stelle in Grad Celsius angegeben, um mit der entsprechenden Grafik übereinzustimmen.

Für das Verlegen der Signalleitungen von USB bietet *Target3001!* eine extra Funktion „differentialpair verlegen“ an. Mit dieser Funktion werden automatisch die im Schaltplan festgelegten Abstände und Dimensionen der impedanzkontrollierten Leiterbahnen eingehalten. Schwierigkeiten treten jedoch beim Anschluss der Bauteile auf. So kann das LQFP100-Gehäuse des Mikrocontrollers nicht mit einer Leiterbahnbreite von 400 µm und einem Abstand von 180 µm angeschlossen werden, da die Pinabstände lediglich 500 µm betragen und dies zu einem Kurzschluss mit anderen Pins führen würde. Auch die Integration der Schutzdioden erfordert eine Änderung des Leiterbahnabstandes. Die entsprechenden Stellen im Layout sind in Abbildung 4.1 dargestellt.

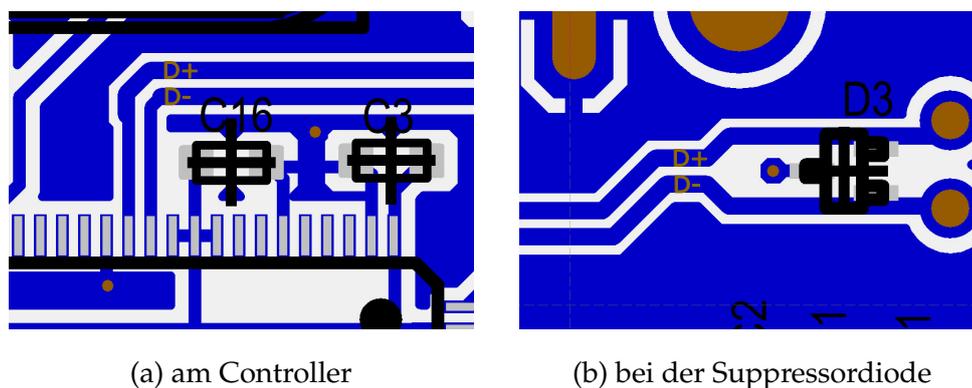


Abbildung 4.1: Besonderheiten der Leiterbahnen des Differentialpairs

4.3 Designabschluss

Im Anschluss an das Verlegen der Leiterbahnen werden die Fertigungsdaten für den Leiterplattenhersteller aufbereitet. Zusätzlich zu den Leiterplatten wird mit den Daten eine Lötchablone bestellt. Diese Schablone reguliert die Lotmenge beim Fertigungsprozess durch die Größe ihrer Löcher. Da es in vergangenen Projekten Probleme mit der Lötbarkeit des LQFP100-Gehäuses gab, wird dessen Lotmenge angepasst. Reduktionen um bis zu 35 % wurden in der Vergangenheit bereits evaluiert, weswegen in diesem Projekt die Reduktion um 40 % anhand der ersten 50 Pins und 50 % an den Pins 51-100 gegenübergestellt werden. Das Ziel dabei ist es, die optimale Reduktion für das Hybridlabor an der Hochschule Landshut festzustellen und zu dokumentieren. Nach entsprechender Einstellung im Programm und anschließendem Hinzufügen wichtiger Informationen im Bestückungsdruck der Platine werden die Produktionsdaten erzeugt und dem Leiterplattenhersteller übergeben.

In Abbildung 4.2 ist das Ergebnis des Platinendesigns dargestellt. Für diese Betrachtung wurden die Kupferflächen der Platine ausgeblendet. Im Anhang können die einzelnen Lagen detaillierter betrachtet werden.

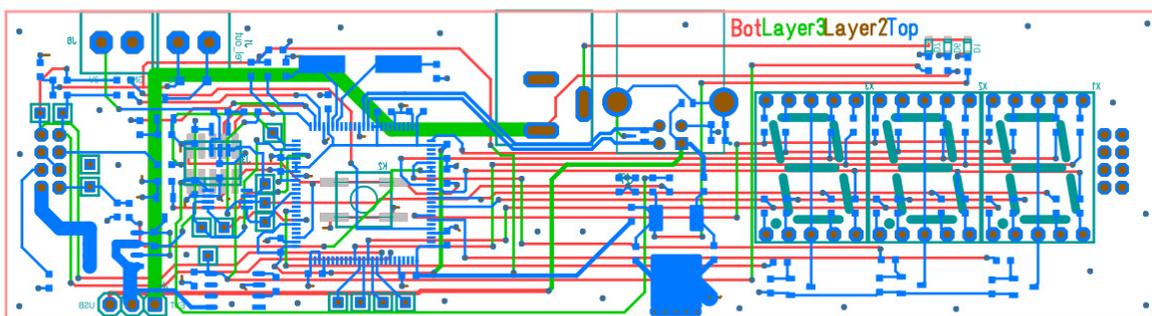


Abbildung 4.2: Ergebnis des Layoutdesigns der Masterplatine

Da es sich bei der entwickelten Baugruppe um einen Prototyp handelt und die Mastereinheit lediglich einmal pro System verbaut wird, werden zunächst nur

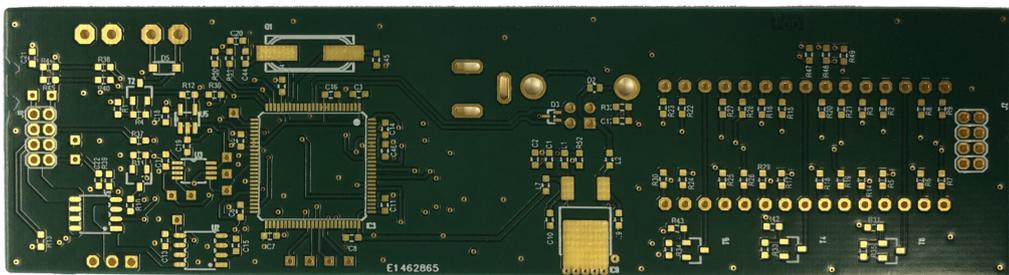
zwei Platinen bestellt. Dadurch ist es möglich, die Bestellung bei *Eurocircuits.com* in einem sogenannten „PCB proto Pool“ herstellen zu lassen. Die Vorteile davon sind unter anderem kürzere Lieferzeiten und ein vergünstigter Preis [8]. Zusätzlich zu den Platinen wird die bereits erwähnte Lötschablone bestellt. Das Platinendesign ist somit abgeschlossen. Das Ziel, alle benötigten Bauteile von nur einem Distributor zu beziehen und ausschließlich 2-Polige Bauteile der Bauform 0603 einzusetzen, konnte erfolgreich umgesetzt werden.

5 Inbetriebnahme

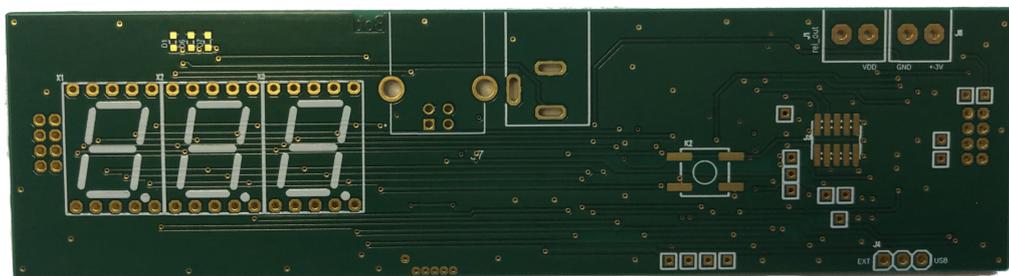
Um von der unbestückten Leiterplatte zu einer funktionstüchtigen Baugruppe zu gelangen, muss diese in Betrieb genommen werden. Darunter versteht man das Durchlaufen von Herstellungsprozessen und die Ermittlung der Funktionstüchtigkeit durch Messungen und Funktionstests. Die Inbetriebnahme gilt als abgeschlossen, sobald die Baugruppe zum Einsatz bereit ist.

5.1 Fertigung der Platinen

Nachfolgend werden die benötigten Schritte beschrieben, um von der in Abbildung 5.1 gezeigten Leiterplatte zur fertiggestellten Baugruppe zu gelangen.



(a) Unterseite der unbestückten Leiterplatte



(b) Oberseite der unbestückten Leiterplatte

Abbildung 5.1: Die unbestückte Leiterplatte

Wie bereits in Abschnitt 4.3 beschrieben, wurden zwei Leiterplatten und eine passende Löt­schablone bestellt. Mithilfe der im Folgenden auch Stencil genannten Schablone und einem Rakel kann auf der Leiterplatte Löt­zinn in Form einer Paste aufgebracht werden. Dabei ist anzumerken, dass dies nur für SMD Bauteile durchgeführt wird. In Abbildung 5.2 ist die Löt­schablone zu sehen, ebenfalls zu erkennen sind die goldenen Pads der darunterliegenden Leiterplatte.

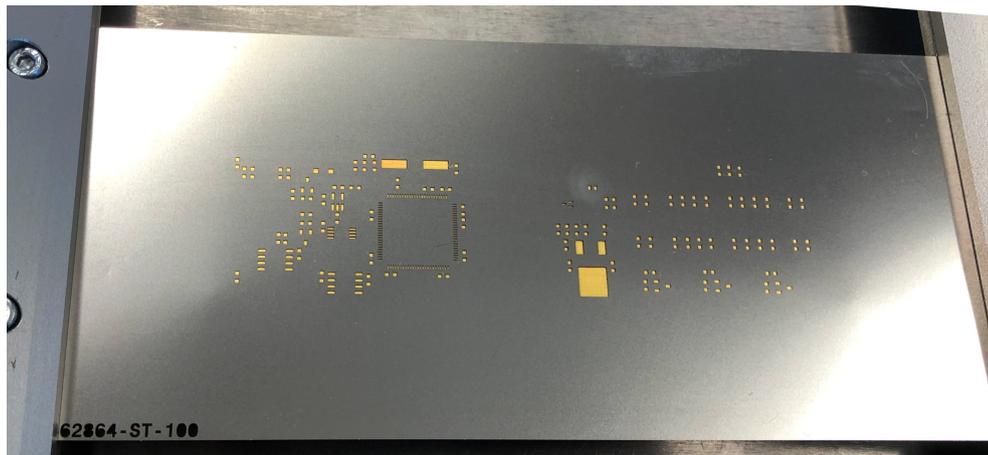


Abbildung 5.2: Löt­schablone in einen Rahmen eingespannt

Schablonendruck

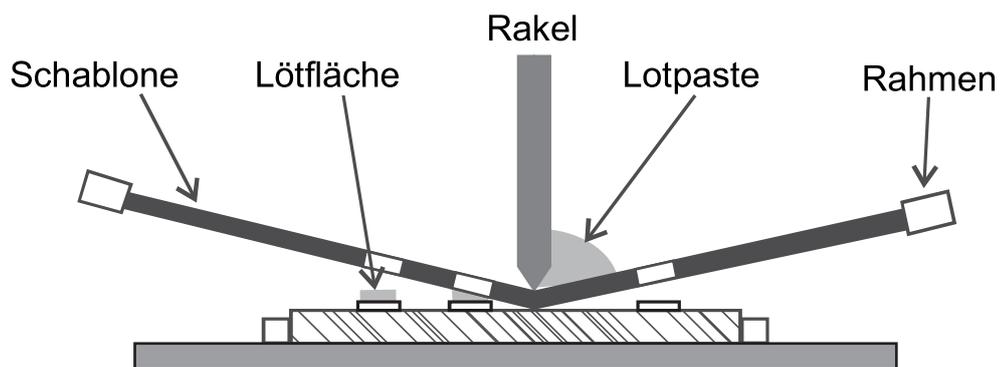


Abbildung 5.3: Veranschaulichung des Schablonendrucks, in Anlehnung an [6]

Als Löt­paste wurde die Paste *Alpha CVP520* mit einer Zusammensetzung von $42\text{Sn}/57.6\text{Bi}/0.4\text{Ag}$ verwendet. Diese wird mit dem Rakel, wie in Abbildung 5.3 zu sehen, auf der Schablone verteilt und somit auf den Pads aufgetragen. Auf den mit

Lötzinn benetzten Bauteilpads werden die SMD-Bauteile platziert. Dies wird mit einem manuellen Bestücker durchgeführt. Dafür müssen die benötigten Bauteile von Hand für den Bestückungsvorgang vorbereitet werden. Beim Platziervorgang selbst werden die Bauteile vom Bediener mit einer Vakuumpitze angesaugt und an der richtigen Stelle platziert. Zu diesem Vorgang ist im Anhang Abbildung 5 zu sehen.

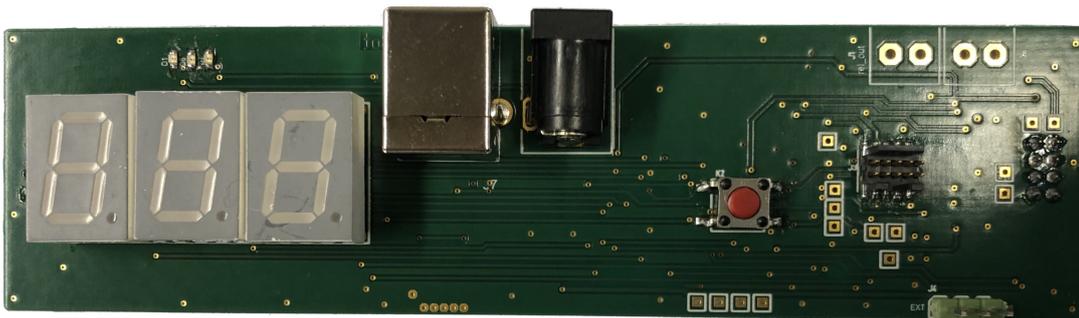
Zur Orientierung dient hierbei der Schaltplan und der Bestückungsdruck auf der Leiterplatte. Für große Stückzahlen ist dieses Verfahren nicht geeignet, da es fehleranfällig ist, viel Zeit in Anspruch nimmt und nur eine beschränkte Anzahl an Bauteilen verwendet werden kann. Für Serienproduktionen werden in der Praxis vollautomatische Bestückungsmaschinen eingesetzt. Die Programme für die betreffenden Maschinen sind jedoch ein zusätzlicher Zeitaufwand und für Prototypen wie diesen ungeeignet.

Nachdem alle SMD-Bauteile einer Seite der Platine platziert sind, müssen diese gelötet werden. Hierfür wird der Lötoven *VP1000* von *Asscon* verwendet. Das Verfahren dieses Ofens nennt man Dampfphasenlöten. Dabei wird eine Flüssigkeit mit einem Siedepunkt von etwa 240 °C in einem Becken im Ofen erhitzt. Dieser Dampf steigt auf und kondensiert an der Baugruppe, welche auf einem Gitter über dem Becken liegt. Dabei gibt er seine Wärmeenergie an diese ab. Dadurch wird sichergestellt, dass die Leiterplatte mit ihren Bauteilen niemals Temperaturen über 240 °C erreicht und gleichmäßig verlötet wird [6]. Da beim Layoutdesign, wie in Abschnitt 4.1 beschrieben, darauf geachtet wurde, dass alle SMD Bauteile auf der Platinenunterseite platziert werden, ist das Verlöten somit beendet. Bei beidseitig bestückten Leiterplatten werden schwere Bauteile mit einem speziellen Kleber fixiert und der Lötprozess erneut durchgeführt, wodurch der Prozess mehr Zeit in Anspruch nimmt.

Im Anschluss werden alle Through Hole Technology (THT) Bauteile von Hand mit einem LötKolben gelötet. In Abbildung 5.4 ist die fertiggestellte Mastereinheit zu sehen.



(a) Unterseite der bestückten Leiterplatte

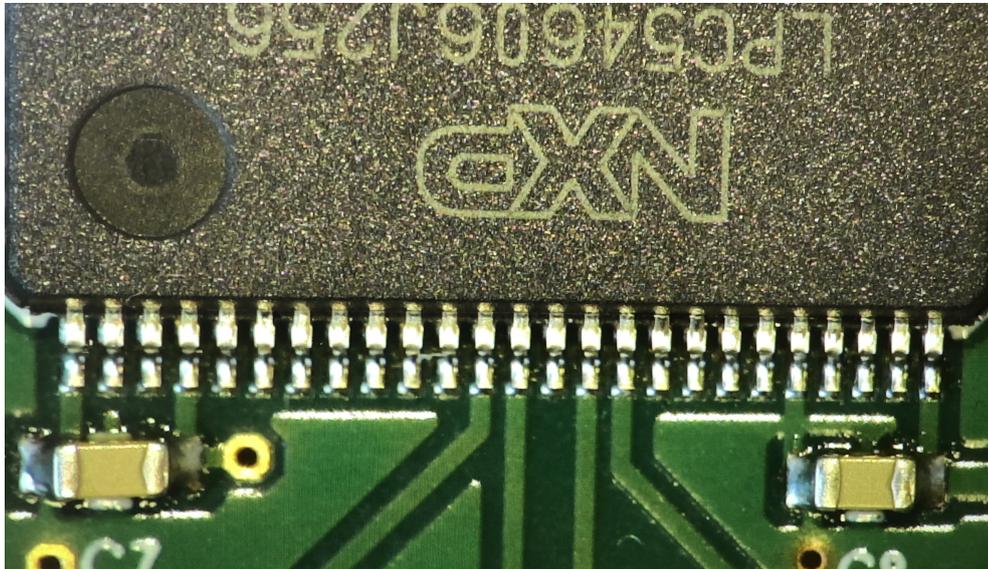


(b) Oberseite der bestückten Leiterplatte

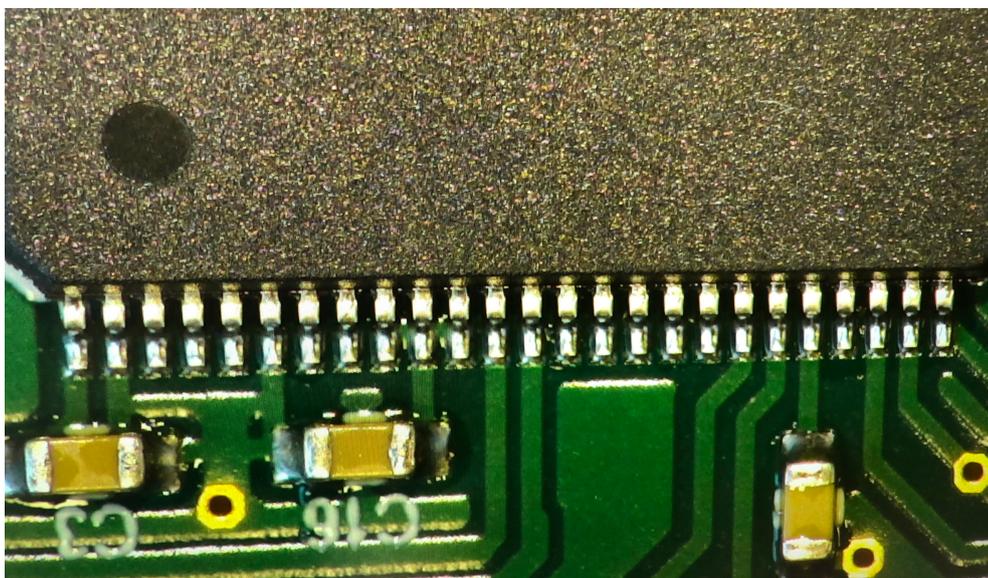
Abbildung 5.4: Die bestückte Leiterplatte

In Abschnitt 4.3 wurde die Reduktion der Lotmengen an den Pins des LQFP-Gehäuses erwähnt. Wie in Abbildung 5.1 zu sehen ist, sind beide Reihen frei von Lötbrücken. Da die Verringerung um 40% ausreicht und zu einer etwas besseren Verlötlung der Pins führt (im Bild nur schwer zu erkennen), wird sie für nachfolgende Projekte empfohlen.

Nach abschließender Reinigung der Leiterplatten gilt der Bestückungsprozess als abgeschlossen.



(a) Verringerung der Lotmenge um 40 %



(b) Verringerung der Lotmenge um 50 %

Abbildung 5.5: Pinreihen mit verringerter Lotmenge im Vergleich

5.2 Funktionsprüfung

Nach der Herstellung der Baugruppen werden die implementierten Funktionen geprüft. Die zu prüfenden Funktionen der Mastereinheit sind:

- Grundlegende Funktionstüchtigkeit
- Programmierung des Controllers
- Kommunikation mit dem PC
- Visualisierung der Systemzustände
- Erzeugung der sinusförmigen, um null zentrierten Spannung
- Durchführung einer Messung

5.2.1 Grundlegende Funktionstüchtigkeit

Im Anschluss an den Fertigungsprozess wird zunächst eine optische Kontrolle mit dem Mikroskop durchgeführt. Dabei werden während des Lötprozesses entstandene Kurzschlüsse oder Fehler erkannt und von Hand mit einem Lötkolben beseitigt. Nach Abschluss der Sichtprüfung werden Messungen mit dem Digitalmultimeter durchgeführt. Das Ziel dabei ist sicherzustellen, dass an allen in Abschnitt 3.3 erwähnten Strompfaden die vorgesehene Spannung anliegt. Folgende Spannungen wurden gemessen:

Tabelle 5.1: Spannungswerte der Inbetriebnahmemessung

Strompfad	Netz	Wert
+5V Versorgung Netzteil	5 V	5,02 V
+5V Versorgung USB	<i>VBUS</i>	4,91 V
+3,3V Erzeugung durch NCP5501	<i>VDD</i>	3,30 V
-5V Erzeugung durch ICL7660	-5 V	-4,87 V
Ausgangsspannung des DAC	<i>DAC_OUT_A</i>	-3,30 V

Der Wert für *DAC_OUT_A* in Tabelle 5.1 wurde ohne Ansteuerung durch den Mikrocontroller gemessen. Die Spannung entspricht dem erwarteten Wert [19]. Die Messung des ‚-5 V‘ Pfades wurde durchgeführt, während die Spannungsversorgung über USB erfolgte. Da somit die Funktionstüchtigkeit der Strompfade sichergestellt ist, wird der Mikrocontroller programmiert. Als Entwicklungsumgebung für das gesamte Projekt wurde das *Embedded Studio for ARM* von Segger verwendet. Das entsprechende Programm wurde bereits im Laufe des Projektes von Herrn Kulinna entwickelt und an dieser Stelle nicht gezeigt. Die Programmierung mit dem Jlink über die implementierte SWD-Schnittstelle ist problemlos möglich.

Nach anschließendem Reset des Mikrocontrollers kann beobachtet werden, dass dieser nicht startet, sofern der Jlink nicht angeschlossen ist. Bei Messungen am Ausgangspin des externen Quarzes konnte in diesem Fall ebenfalls keine Schwingung festgestellt werden. Bei der Überprüfung des Datenblattes des Controllers fällt auf, dass die in Abschnitt 3.2 dimensionierten 100 nF Kondensatoren nicht ausreichend sind [18]. Des Weiteren wurden keine Kondensatoren an den Pins *VDDA* und *VREFP* vorgesehen. Das Problem wird durch Anlöten zusätzlicher 10 nF Kondensatoren an den Versorgungspins und je 10 μ F an den Pins *VDDA* und *VREFP* behoben. Im Anhang ist der entsprechende geänderte Schaltplan zu sehen.

5.2.2 Inbetriebnahme der USB-Verbindung

Durch Behebung der Start-up Schwierigkeiten startet der Mikrocontroller nach seiner Programmierung zuverlässig. Einfache Programmfunktionen wie das Blinken einer LED werden wie erwartet ausgeführt. Beim Anstecken des USB-Kabels fällt jedoch auf, dass die Mastereinheit von Windows nicht korrekt erkannt wird. Eine Messung an der D+ Leitung bei diesem Vorgang ist in Abbildung 5.6 und Abbildung 5.7 zu sehen. Der Windows-PC zeigt in regelmäßigen Abständen die Fehlermeldung: „USB-Gerät wurde nicht erkannt“.

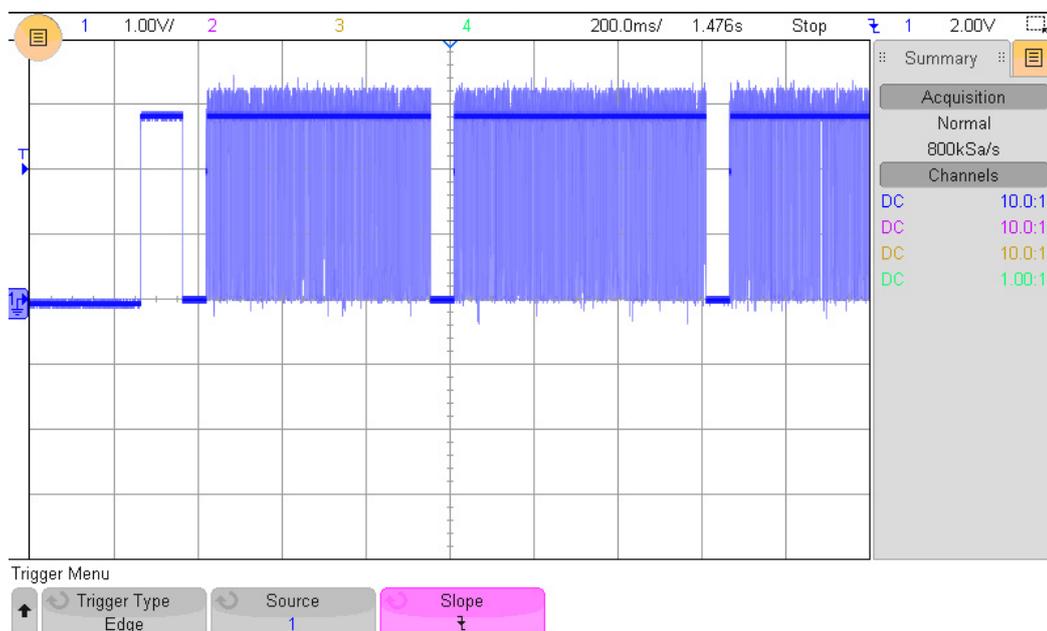


Abbildung 5.6: Aufnahme des D+ Signals von USB ohne REXT: 200 ms Zeitbasis

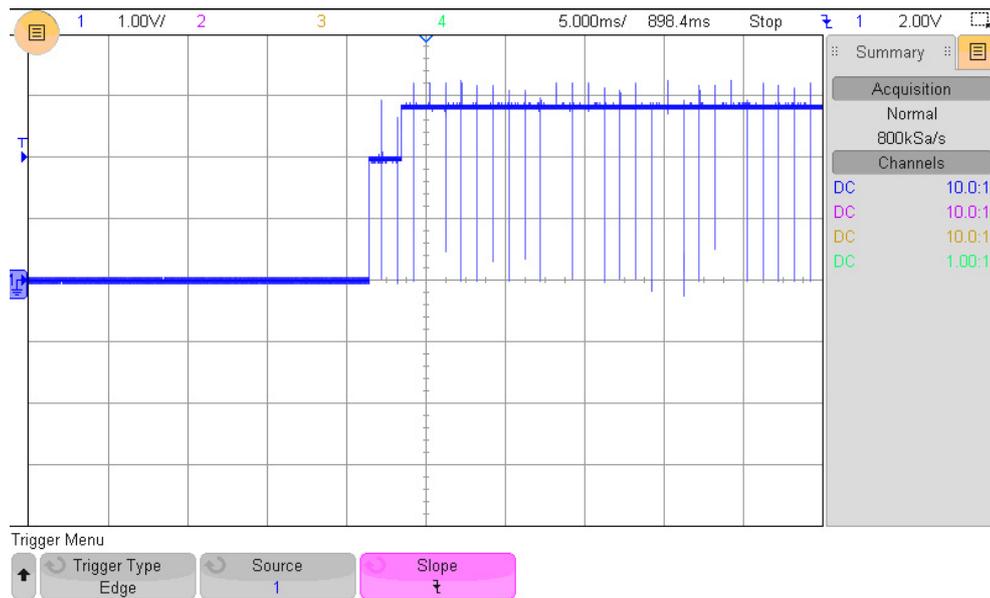


Abbildung 5.7: Aufnahme des D+ Signals von USB ohne REXT: 5 ms Zeitbasis

Durch Überprüfung von Datenblatt und User Manual des Mikrocontrollers wurde festgestellt, dass das High-Speed USB Modul des Chips zusätzlich einen externen 12,4 k Ω Widerstand benötigt [18],[22]. Dieser Widerstand wird durch vertikales aufsetzen auf das Lötpad eines Kondensators (C16) und Anlöten eines Kupferlackdrahtes an den Pin des Mikrocontrollers hinzugefügt. Das Resultat ist in Abbildung 5.8 sichtbar.

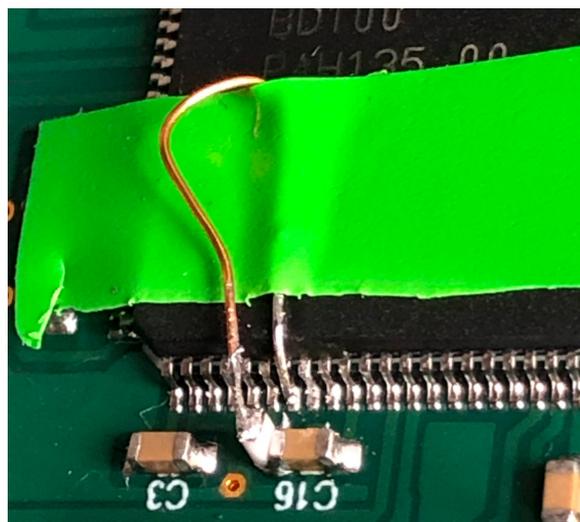


Abbildung 5.8: Modifikation: Widerstand stehend an der linken Seite von C16

Daraufhin kann die Messung mit folgendem Ergebnis wiederholt werden:

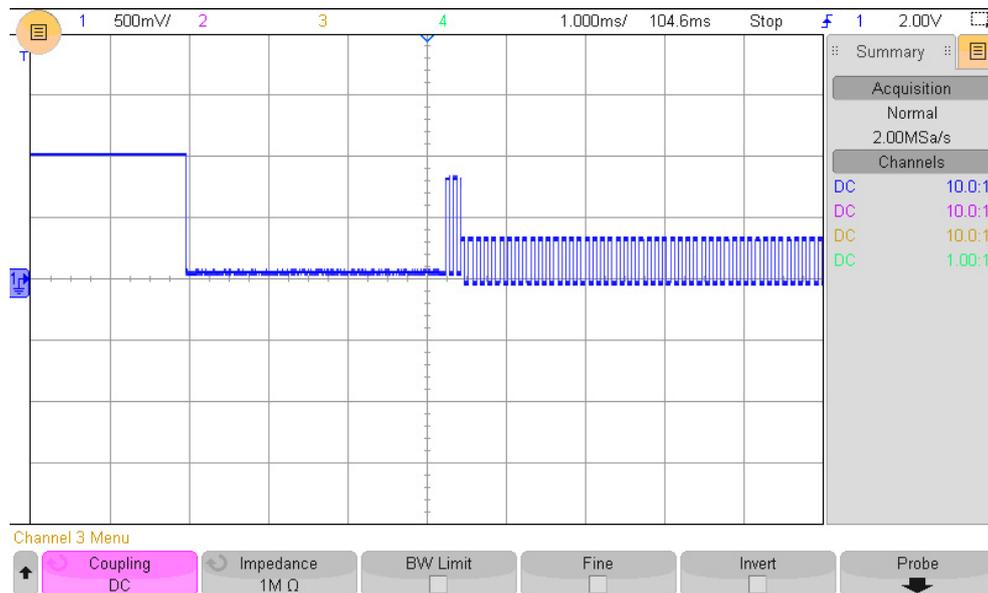


Abbildung 5.9: Aufnahme des D+ Signals von USB mit REXT: 1 ms Zeitbasis

In der in Abbildung 5.9 dargestellten Messung ist das in Abschnitt 2.3 beschriebene Start-of-Packet und das anschließende Sync Field zu erkennen. Die Messung wurde lediglich vom D+-Signal des Controllers durchgeführt.

Obwohl das Verhalten auf der Busleitung damit den Erwartungen entspricht, wird die Mastereinheit weiterhin nicht vom PC als USB Gerät erkannt. Hierbei wird die Fehlersuche durch die Geschwindigkeit des USB Protokolls erschwert, da die Übertragungsrate mit 480 Mbit/s außerhalb der Bandbreite von Laboroszilloskopen der Hochschule Landshut liegt. Nach einigen Messungen mit dem Evaluationsboard als Referenz und dem Durchlaufen von Testprogrammen können Designfehler und defekte Komponenten ausgeschlossen werden. Die Dokumentation der Fehlersuche sprengt den Rahmen dieser Arbeit und liefert keine wesentlichen Erkenntnisse. Nach Anpassung der Softwarekonfiguration, beschrieben in der Arbeit von Herrn Kulinna, wird die Mastereinheit erkannt und die USB-Kommunikation ist stabil.

5.2.3 Visualisierung der Systemzustände

Nachdem die Programmierung des Mikrocontrollers und die Kommunikation mit dem PC funktioniert, folgt die Umsetzung der Visualisierung der Systemzustände. Hierfür wird ein Testprogramm geschrieben, welches zunächst ohne Verwendung des in Abschnitt 3.5 beschriebenen Hardwaremoduls SCTimer auf die 7-Segment-Anzeigen zugreift. Beim Schaltungsentwurf wurde bereits festgestellt, dass die Umschaltfrequenz mindestens 90 Hz betragen muss. Bei Verwendung des Testprogramms kann gezeigt werden, dass das Multiplexing funktioniert. Dies wird in Abbildung 5.10 dargestellt. Die 7-Segment-Anzeigen zeigen nacheinander die Zahlen ,1', ,2' und ,3' an, beginnend bei der ersten Anzeige ganz links. Ein klares Bild ist jedoch erst ab einer Verzögerung von 5 ms oder geringer zwischen den einzelnen Schaltvorgängen zu erkennen. Daraus ergibt sich eine Frequenz von $f_{\text{ges}} = 1/T = 200 \text{ Hz}$ und somit eine Bildrate je Anzeige von 66,6 Hz. Bei Frequenzen ab 30 Hz ist die Ausgabe zwar flüssig, die Schaltvorgänge sind jedoch durch einen Helligkeitsunterschied der einzelnen Anzeigen erkennbar.

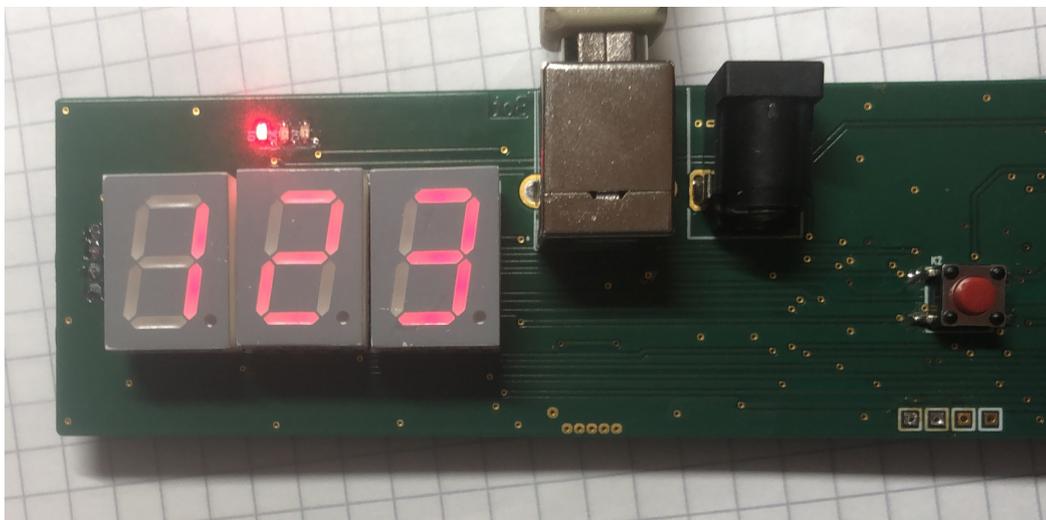


Abbildung 5.10: Multiplexing der 7-Segment-Anzeigen

```
34  
35  while (1) {  
36     BSP_HMI_PrintDigit(1,1);  
37     OS_TASK_Delay(5);  
38     BSP_HMI_PrintDigit(2,2);  
39     OS_TASK_Delay(5);  
40     BSP_HMI_PrintDigit(3,3);  
41     OS_TASK_Delay(5);  
42 }  
43
```

Abbildung 5.11: Programmcode LED-Multiplexing 7-Segment-Anzeigen

Der Programmcode für die Tests ist in Abbildung 5.11 dargestellt. In diesem Code aufgerufene Funktionen sind im Anhang in Abbildung 12, 14 und 13 zu finden. Die Umsetzung des LED-Multiplexings kann somit als erfolgreich bewertet werden. Die Einführung der Fehlercodes in der Software und die Implementierung im System ist noch ausstehend.

5.3 Projektabschluss

Da der zeitliche Rahmen an dieser Stelle voll ausgeschöpft wurde, gilt das Projekt als abgeschlossen. Als Ergebnis der Inbetriebnahme ist zu nennen, dass viele der festgelegten Funktionen bereits erfüllt sind. Hierfür waren Anpassungen des Schaltplans notwendig, welche in Abbildung 10 mit blauen Kästen und der Beschriftung ‚added‘ markiert sind. Bauteile mit der Beschriftung ‚recommended‘ sind für die Funktionen nicht notwendig und aktuell nicht vorgesehen, ihre Implementierung wird jedoch empfohlen. Designziele wie die Verwendung bestimmter Bauteile und die Vereinfachung von Fertigungsprozessen wurden erreicht. Die Erzeugung der sinusförmigen Spannung mit dem DAC und die entsprechenden festgelegten Softwareimplementationen sind noch ausstehend. Bei einem abschließenden Test konnte bereits eine erfolgreiche Messung des Systems mit der Mastereinheit als Kommunikationsschnittstelle durchgeführt werden, hierfür ist jedoch keine Dokumentation vorhanden.

6 Fazit

Das Ziel dieser Bachelorarbeit war das Design der Mastereinheit eines Master/Slave basierten akustischen Messsystems zur Ermittlung von Strukturschäden in CFK. Beginnend mit der Spezifikation der Anforderungen wurde der gesamte Entwicklungsprozess einer Leiterplatte bis zur Inbetriebnahme durchgeführt. Bei der Entwicklung wurde auf einen möglichst optimalen Herstellungsprozess geachtet. Besonderheiten des Systems sind der echtzeitfähige Mikrocontroller mit seiner USB-Schnittstelle, die zur Visualisierung genutzten 7-Segment-Anzeigen im Multiplexingbetrieb und die Verwendung eines Digital Analog Converters zur Erzeugung einer sinusförmigen Spannung.

Es konnte ein Prototyp hergestellt werden, welcher die Funktion der Kommunikation mit den einzelnen Komponenten des Systems erfüllt. Darüber hinaus konnten weitere Funktionen in Betrieb genommen werden. Aufgrund des zeitlichen Projektrahmens sind jedoch nicht alle Funktionen evaluiert. Die Dokumentation der noch zu testenden Systemeigenschaften ist vollständig und vollumfänglich. Sie ermöglicht den Abschluss der Inbetriebnahme in einem Folgeprojekt. Die Benutzung der entwickelten Baugruppe im Gesamtsystem bringt viele Vorteile mit sich. Die Verbesserungen der Flexibilität und Benutzerfreundlichkeit, die kompaktere Bauform und die Integrationsmöglichkeiten verschiedener Aktoren sind besonders hervorzuheben. Das Ziel dieser Arbeit wurde in jeder Hinsicht erreicht. Die Basis für eine zukünftige Weiterentwicklung des Systems wurde geschaffen.

Anhang

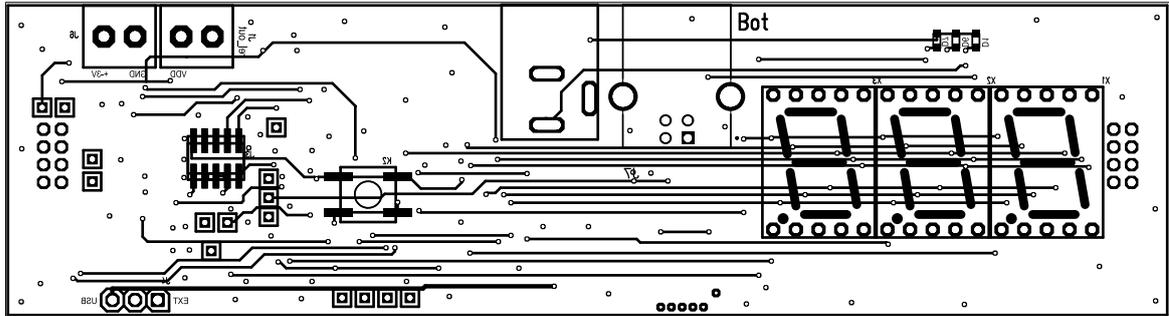


Abbildung 1: Layout: Bottom-Lage der Platine

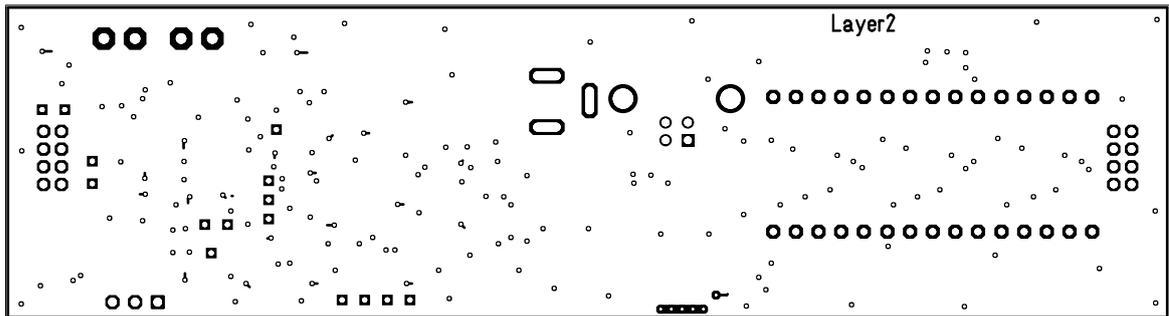


Abbildung 2: Layout: Innenlage unten

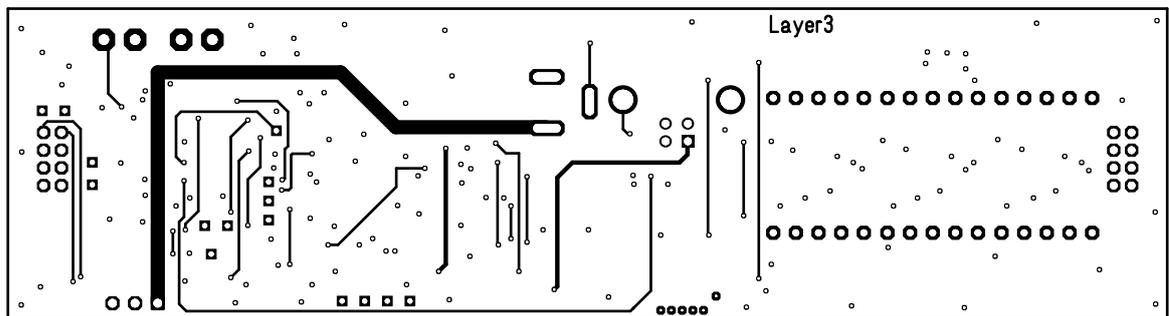


Abbildung 3: Layout: Innenlage oben

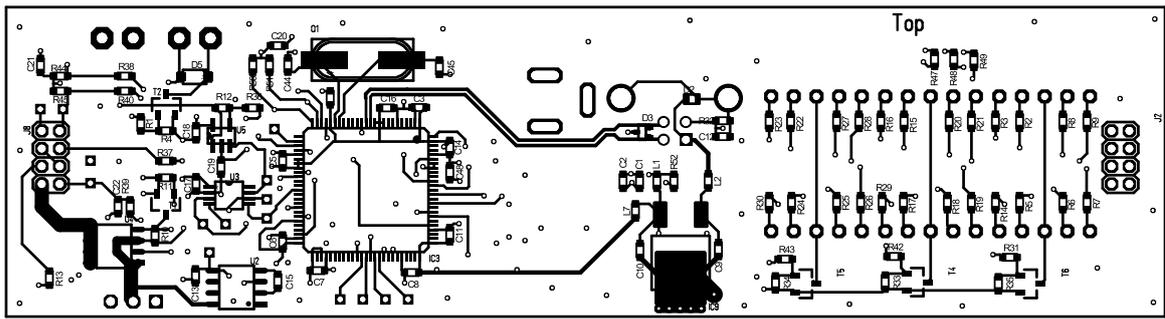


Abbildung 4: Layout: Top-Lage der Platine

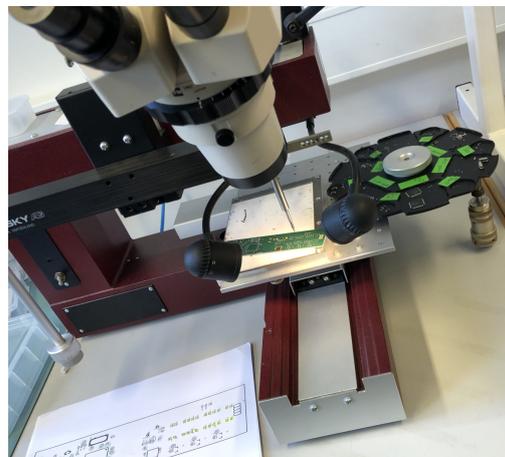
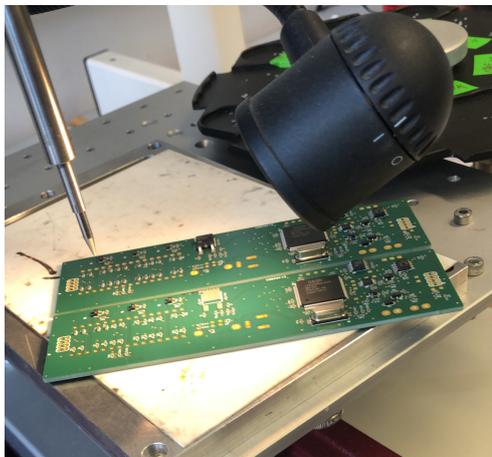


Abbildung 5: Bestückungsvorgang mit dem manuellen Bestücker

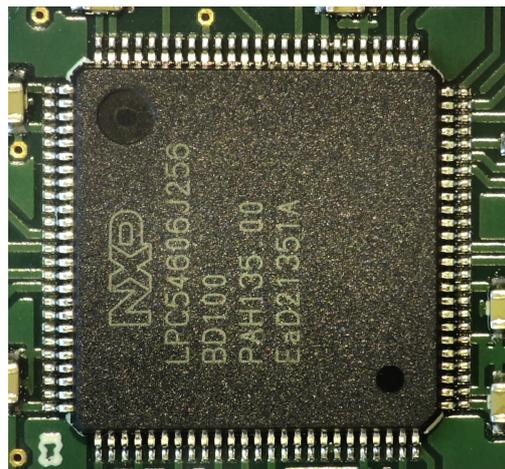
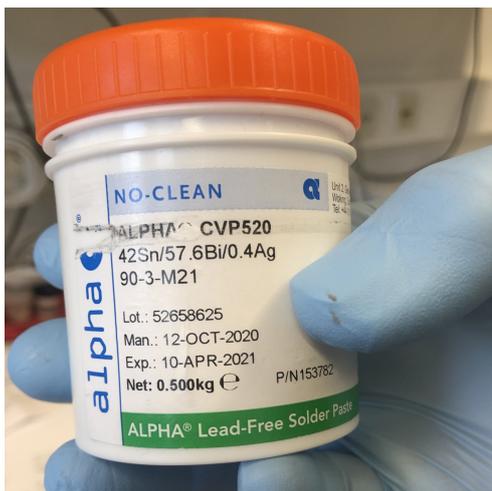


Abbildung 6: Verwendete Lötpaste (links) und Lötergebnis (rechts)



Abbildung 7: Gesamtsystem mit vier Satelliten Vorderansicht

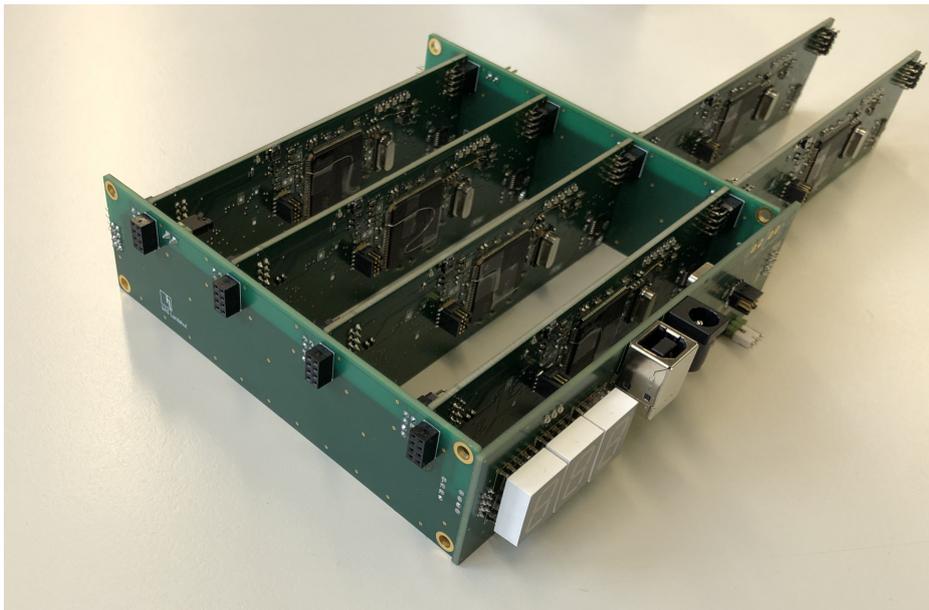
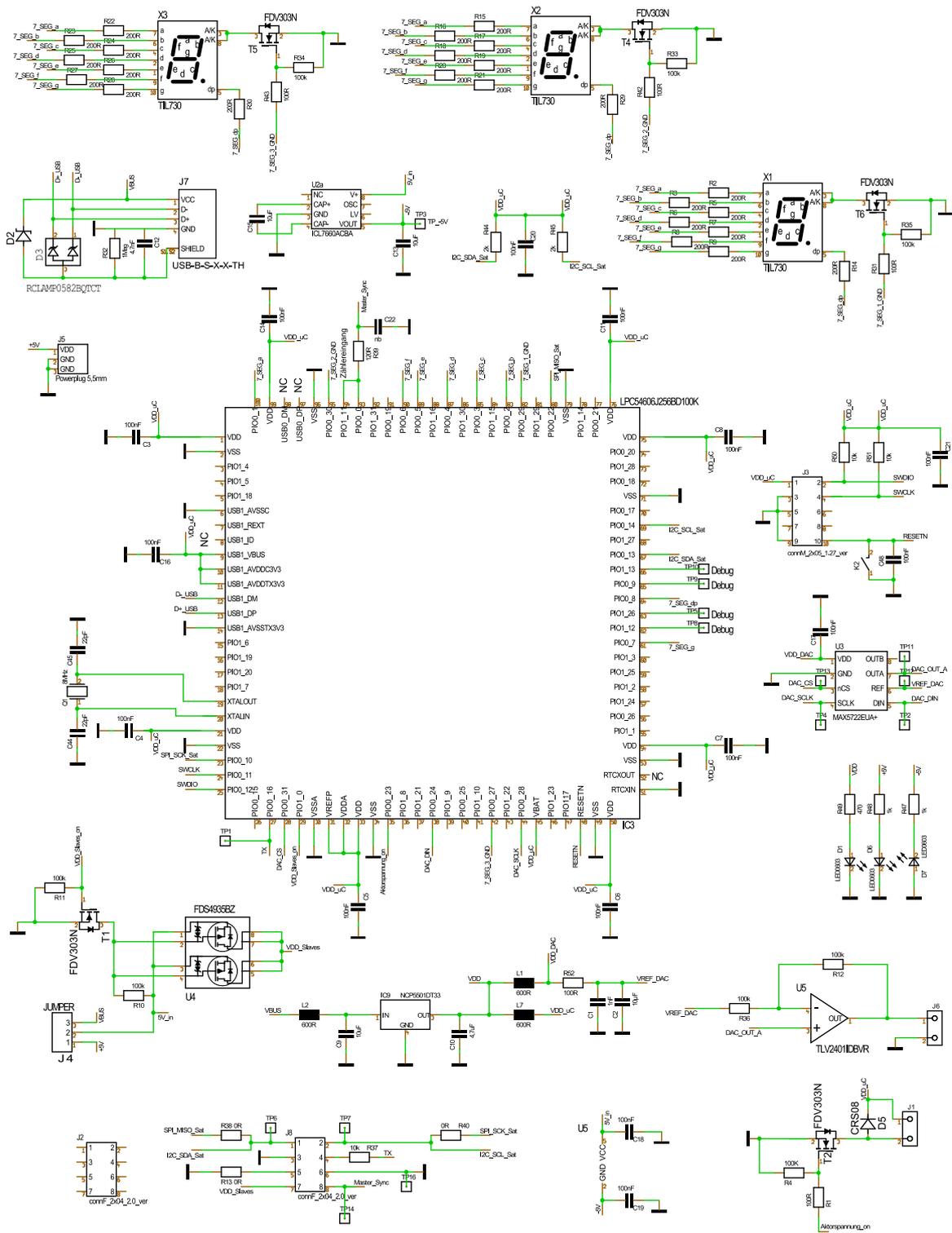


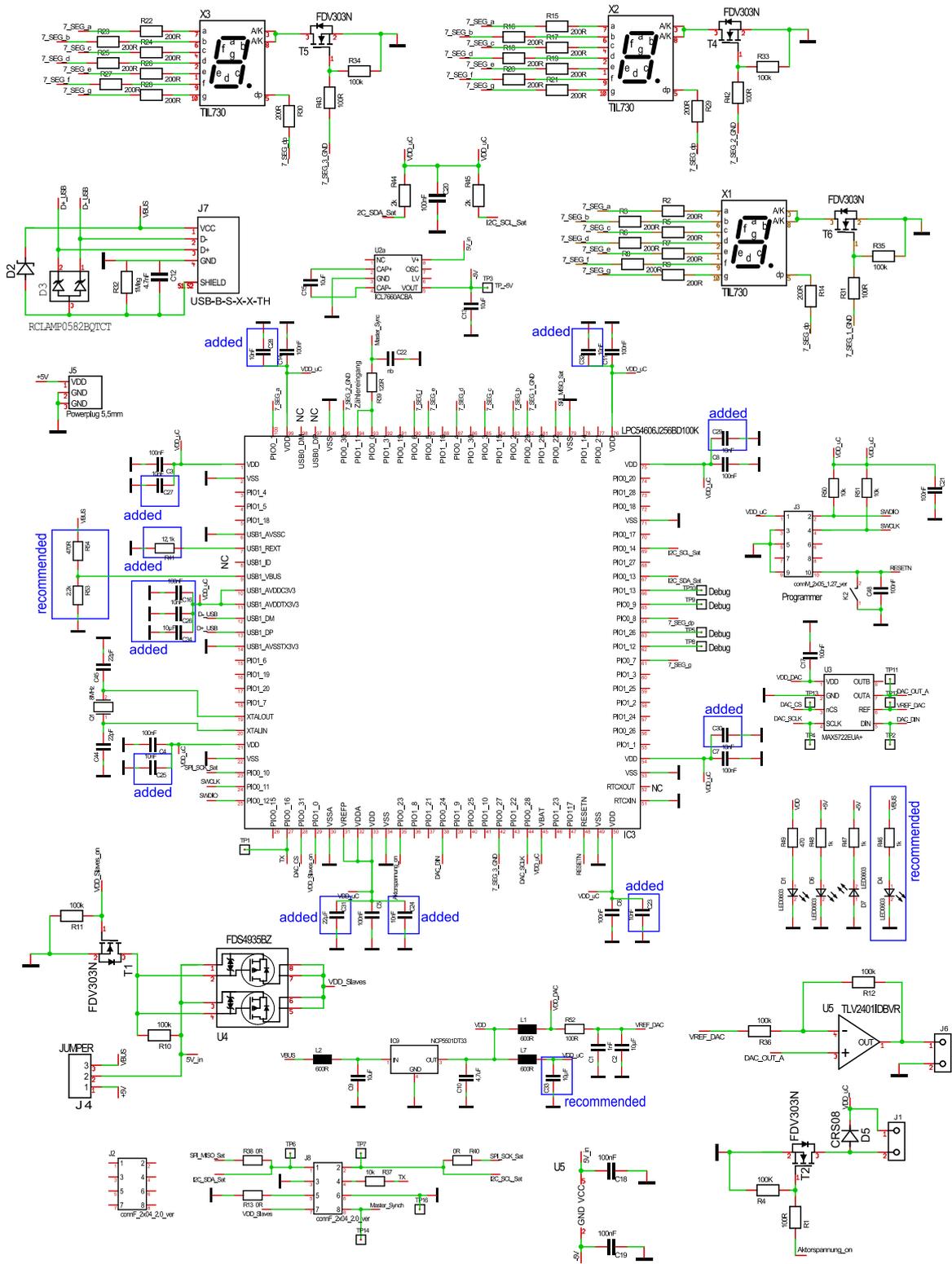
Abbildung 8: Gesamtsystem mit 6 Satelliten Seitenansicht



CONFIDENTIAL

© 2022 Korbinian Kari University of Applied Sciences Landshut	Title: File: Masterplatine_T3001	Ver. Date: 09.01.2023
--	-------------------------------------	--------------------------

Abbildung 9: Der gesamte Schaltplan der Mastereinheit



CONFIDENTIAL

© 2022 Korbinian Kari University of Applied Sciences Landshut	Title: File: Masterplatine_AENDERUNG.T3001	Ver. Date: 23.02.2023
--	---	--------------------------

Abbildung 10: Der Schaltplan der Mastereinheit mit den Änderungen der Inbetriebnahme

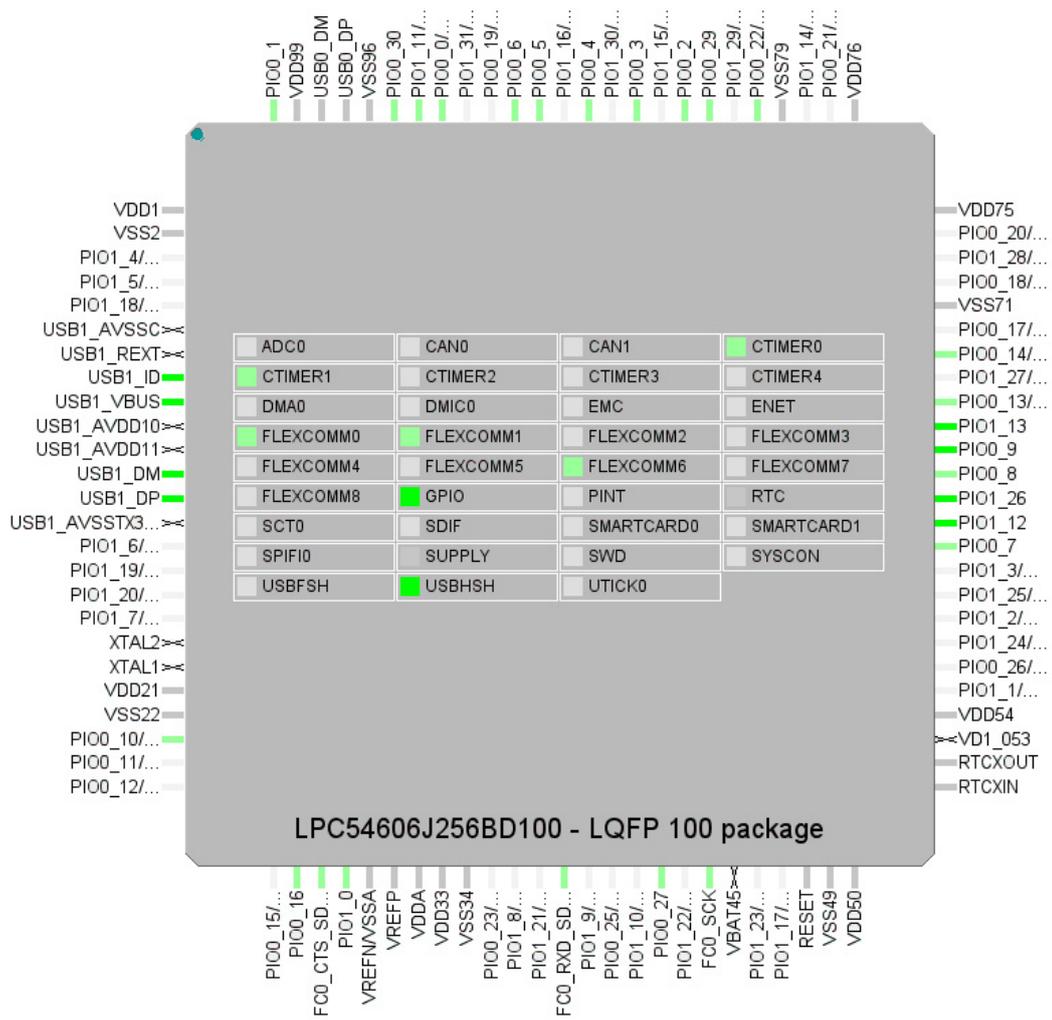


Abbildung 11: MCUXpresso Config Tool: Konfigurationsansicht

```
153  ///  
154  void BSP_HMI_PrintDigit(uint8_t index, uint8_t val)  
155  {  
156      BSP_HMI_ChooseDisplay(index);  
157      switch(val){  
158      case 0:  
159          BSP_HMI_SetFull(1,1,1,1,1,0,0);break;  
160      case 1:  
161          BSP_HMI_SetFull(0,1,1,0,0,0,0);break;  
162      case 2:  
163          BSP_HMI_SetFull(1,1,0,1,1,0,1,0);break;  
164      case 3:  
165          BSP_HMI_SetFull(1,1,1,1,0,0,1,0);break;  
166      case 4:  
167          BSP_HMI_SetFull(0,1,1,0,0,1,1,0);break;  
168      case 5:  
169          BSP_HMI_SetFull(1,0,1,1,0,1,1,0);break;  
170      case 6:  
171          BSP_HMI_SetFull(1,0,1,1,1,1,1,0);break;  
172      case 7:  
173          BSP_HMI_SetFull(1,1,1,0,0,0,0,0);break;  
174      case 8:  
175          BSP_HMI_SetFull(1,1,1,1,1,1,1,0);break;  
176      case 9:  
177          BSP_HMI_SetFull(1,1,1,1,0,1,1,0);break;  
178      default:printf("Number not defined or failed\n"); break;  
179      }  
180  }  
181  }  
182  }  
183  }  
184  }  
185  }  
186  }  
187  }  
188  }  
189  }  
190  }  
191  }  
192  }  
193  }  
194  }  
195  }  
196  }
```

Abbildung 12: Programmcode des LED-Multiplexings: BSP_HMI_PrintDigit

```
59  ///  
60  void BSP_HMI_SetFull(bool xa, bool xb, bool xc,  
61  bool xd, bool xe, bool xf, bool xg, bool xdp){  
62  }  
63  GPIO_PinWrite(BOARD_HMI_SEG_a_GPIO,BOARD_HMI_SEG_a_PORT,BOARD_HMI_SEG_a_PIN,xa);  
64  GPIO_PinWrite(BOARD_HMI_SEG_b_GPIO,BOARD_HMI_SEG_b_PORT,BOARD_HMI_SEG_b_PIN,xb);  
65  GPIO_PinWrite(BOARD_HMI_SEG_c_GPIO,BOARD_HMI_SEG_c_PORT,BOARD_HMI_SEG_c_PIN,xc);  
66  GPIO_PinWrite(BOARD_HMI_SEG_d_GPIO,BOARD_HMI_SEG_d_PORT,BOARD_HMI_SEG_d_PIN,xd);  
67  GPIO_PinWrite(BOARD_HMI_SEG_e_GPIO,BOARD_HMI_SEG_e_PORT,BOARD_HMI_SEG_e_PIN,xe);  
68  GPIO_PinWrite(BOARD_HMI_SEG_f_GPIO,BOARD_HMI_SEG_f_PORT,BOARD_HMI_SEG_f_PIN,xf);  
69  GPIO_PinWrite(BOARD_HMI_SEG_g_GPIO,BOARD_HMI_SEG_g_PORT,BOARD_HMI_SEG_g_PIN,xg);  
70  GPIO_PinWrite(BOARD_HMI_SEG_dp_GPIO,BOARD_HMI_SEG_dp_PORT,BOARD_HMI_SEG_dp_PIN,xdp);  
71  return;  
72  }  
73  }
```

Abbildung 13: Programmcode des LED-Multiplexings: BSP_HMI_SetFull

```
79
80 void BSP_HMI_ChooseDisplay(uint8_t index){
81
82     switch(index){
83
84         case 0:
85             GPIO_PinWrite(BOARD_HMI_SEG_1_GPIO,BOARD_HMI_SEG_1_PORT, BOARD_HMI_SEG_1_PIN,0U);
86             GPIO_PinWrite(BOARD_HMI_SEG_2_GPIO,BOARD_HMI_SEG_2_PORT, BOARD_HMI_SEG_2_PIN,0U);
87             GPIO_PinWrite(BOARD_HMI_SEG_3_GPIO,BOARD_HMI_SEG_3_PORT, BOARD_HMI_SEG_3_PIN,0U);
88             break;
89         case 1:
90             GPIO_PinWrite(BOARD_HMI_SEG_1_GPIO,BOARD_HMI_SEG_1_PORT, BOARD_HMI_SEG_1_PIN,1U);
91             GPIO_PinWrite(BOARD_HMI_SEG_2_GPIO,BOARD_HMI_SEG_2_PORT, BOARD_HMI_SEG_2_PIN,0U);
92             GPIO_PinWrite(BOARD_HMI_SEG_3_GPIO,BOARD_HMI_SEG_3_PORT, BOARD_HMI_SEG_3_PIN,0U);
93             break;
94         case 2:
95             GPIO_PinWrite(BOARD_HMI_SEG_1_GPIO,BOARD_HMI_SEG_1_PORT, BOARD_HMI_SEG_1_PIN,0U);
96             GPIO_PinWrite(BOARD_HMI_SEG_2_GPIO,BOARD_HMI_SEG_2_PORT, BOARD_HMI_SEG_2_PIN,1U);
97             GPIO_PinWrite(BOARD_HMI_SEG_3_GPIO,BOARD_HMI_SEG_3_PORT, BOARD_HMI_SEG_3_PIN,0U);
98             break;
99         case 3:
100             GPIO_PinWrite(BOARD_HMI_SEG_1_GPIO,BOARD_HMI_SEG_1_PORT, BOARD_HMI_SEG_1_PIN,0U);
101             GPIO_PinWrite(BOARD_HMI_SEG_2_GPIO,BOARD_HMI_SEG_2_PORT, BOARD_HMI_SEG_2_PIN,0U);
102             GPIO_PinWrite(BOARD_HMI_SEG_3_GPIO,BOARD_HMI_SEG_3_PORT, BOARD_HMI_SEG_3_PIN,1U);
103             break;
104
105         default: break;
106     }
107     return;
108 }
```

Abbildung 14: Programmcode des LED-Multiplexings: BSP_HMI_ChooseDisplay

Literatur

- [1] Michael Sauer. *CU Marktbericht 2020 - Der globale CF-Markt*. Jan. 2021. URL: <https://digitalmagazin.b4bschwaben.de/de/profiles/610b21560ff9/editions/d7b866df035bfeaabba9/pages/page/7> (besucht am 11. 01. 2023).
- [2] Stefan Jobstmann und Artem Ivanov. „Anforderungen an ein eingebettetes System zum zerstörungsfreien Prüfen von Verbundmaterialien“. 5. Landshuter Symposium Mikrosystemtechnik. 2016.
- [3] Florian Riesberg, Dominik Felsl, Sven Haase u. a. *Detektion von Strukturschäden in Faserverbundwerkstoffen mittels demontierbarer Sensorik*. 2016.
- [4] Karl Mattern Steffen und Schweizerhof. *Aktueller Stand und Trends in der CFK-Berechnung im Fahrzeugbau*. FAT-Schriftenreihe. VDA, 2009.
- [5] Arne Kulinna. „Projektbericht“. internes Dokument. Feb. 2022.
- [6] Gerald Zickert. *Leiterplatten Stromlaufplan, Layout und Fertigung. Ein Lehrbuch für Einsteiger. Stromlaufplan, Layout und Fertigung. Ein Lehrbuch für Einsteiger*. Hanser Fachbuchverlag, 2018.
- [7] Daniel Schöni. *Schaltungs- und Leiterplattendesign im Detail*. Books on Demand, März 2017.
- [8] *PCBConfigurator*. URL: <https://be.eurocircuits.com/shop/assembly/configurator.aspx?> (besucht am 11. 12. 2022).
- [9] *Fischer Leiterplatten GmbH*. URL: <https://www.pcb-supermarkt.de/designregeln-pcb-starr> (besucht am 10. 01. 2023).
- [10] Ulrich Tietze und Christoph Schenk. *Halbleiter-Schaltungstechnik*. Springer Berlin Heidelberg, 1993.
- [11] Zachariah Peterson. *Was ist Signalintegrität?* URL: <https://resources.altium.com/de/p/signal-integrity#basics-of-signal-integrity> (besucht am 21. 01. 2023).

-
- [12] Zachariah Peterson. *Power-Integritätsanalyse innerhalb Ihrer PCB-Designsoftware*. URL: <https://resources.altium.com/de/p/power-integrity-analysis> (besucht am 21.01.2023).
- [13] Brad Brim. *Gewährleistung der Leistungsintegrität*. 14. Mai 2014. URL: <https://www.all-electronics.de/elektronik-fertigung/gewaehrleistung-der-leistung-sintegritaet.html> (besucht am 23.02.2023).
- [14] *IPC_2221A*. Institute for Printed Circuits, Mai 2003.
- [15] Jan Axelson. *USB Handbuch für Entwickler*. MITP-Verlag GmbH, 2001.
- [16] Darek Fanton. *Wir erklären USB Typ-C und USB 3.1 (jetzt USB 3.2) sowie USB4 und USB4 V2*. URL: <https://www.onlogic.com/company/io-hub/de/wir-erklaeren-usb-typ-c-und-usb-3-1-jetzt-usb-3-2-sowie-usb4-und-usb4-v2/> (besucht am 28.02.2023).
- [17] *Universal Serial Bus Specification*. Apr. 2000. URL: <https://www.usb.org/document-library/usb-20-specification>.
- [18] *LPC546xx Product data sheet*. Rev. 2.8. NXP Semiconductors. Sep. 2020.
- [19] *MAX5722 Datasheet*. Rev 2. Maxim Integrated Products. Juli 2003.
- [20] *Atmel AVR1017: XMEGA - USB Hardware Design Recommendations*. URL: <https://ww1.microchip.com/downloads/en/Appnotes/doc8388.pdf> (besucht am 10.01.2023).
- [21] *Datenblatt NP-155F*. Technolam. Aug. 2012.
- [22] *LPC546xx User Manual*. Rev. 2.3. NXP Semiconductors. Juni 2019.