

Leiterplattenembedding von Halbleiterbauelementen für die Leistungselektronik – vom Modul zum System

Huesgen, Till¹; Sharma, Ankit¹; Schnur, Johann¹; Kuwan, Thomas¹; Haag, Niko¹; Hadersbeck, Franz^{1,2}; Hohmann, Maik³

¹ Hochschule Kempten, Labor für Elektronikintegration

² JENOPTIK I Defense & Civil Systems, Altstadt

³ Temes Engineering, Wangau

Kurzfassung

Das Einbetten von Halbleiterbauelementen in Leiterplatten ist ein alternativer Ansatz zur Steigerung der Leistungsdichte und Funktionalität von leistungselektronischen Systemen. Diese Arbeit stellt ein neuartiges Verfahren vor, bei dem die Halbleiter nach der Leiterplattenfertigung in Kavitäten eingebettet werden. Die Betriebscharakteristik derartiger Leiterplattenmodule wird systematisch an Hand eines 1200 V / 50 A Demonstrators untersucht. Ein Benchmark mit einem herkömmlichen, kommerziell verfügbaren Leistungsmodul mit identischen Halbleiterbauelementen verdeutlicht die Vorteile der Technologie: die parasitären Widerstände und Induktivitäten des Embedded-Moduls sind gegenüber der Referenz um 86 % bzw. 65 % verringert. Der thermische Widerstand fällt um 29 % niedriger aus. Mit diesen Daten wurde eine theoretische Analyse auf Systemebene durchgeführt, wobei ein 23 kW Antriebsumrichter als Beispielanwendung dient. Alleine durch das Leiterplattenembedding ist eine Steigerung der Ausgangsleistung um 14,5 % möglich. Eingriffe in die Schaltungstechnik sind dazu nicht notwendig.

1. Einführung

Die Integration von Bauelementen in Leiterplatten, auch bekannt unter der Bezeichnung „Leiterplattenembedding“, ist ein neuartiger Ansatz für die Aufbau- und Verbindungstechnik (AVT) von leistungselektronischen Systemen. Dabei werden verschiedene Vorteile im Vergleich zu konventionellen Leistungsmodulen realisiert:

1. Reduktion der Verbindungsstellen, da die Halbleiter direkt auf die Kupferlagen der Leiterplatte montiert, bzw. durch elektrochemische Abscheidung kontaktiert werden. Zusätzlich entfällt ein Gehäuse, was zu einer Miniaturisierung führt [1, 2].
2. Verkürzte Strompfade führen zu einer Reduktion der parasitären Effekte der AVT, vor allem in Hinblick auf die Leitungsinduktivitäten und Widerstände. Dadurch wird schnelleres und verlustärmeres Schalten ermöglicht und die Durchlassverluste reduziert [3, 4].

3. Verbesserte Entwärmung der Halbleiter durch Einsatz von Dickkupfersubstraten [4] und/oder doppelseitige Kühlung der planaren Leiterplattenmodule [5]. Dies kann zu einer Erhöhung der Stromtragfähigkeit oder zur Verbesserung der Zuverlässigkeit genutzt werden [6].
4. Potenzial zur kostengünstigen Herstellung mit etablierten Fertigungsprozessen der Leiterplattentechnologie auf Panel-Ebene.

Am Beispiel eines dreiphasigen PFC-Gleichrichters wurde gezeigt, dass durch das Leiterplattenembedding der Bauraum der gesamten Schaltung um 21 % gegenüber einer konventionell aufgebauten Referenz reduziert werden konnte [7].

Bei den genannten Arbeiten erfolgte das Einbetten während der Herstellung der Leiterplatten. Somit muss der Leiterplattenhersteller die „nackten“ Chips in seiner Fertigungslinie verarbeiten, wofür diese in der Regel nicht ausgelegt ist. An der Hochschule Kempten wurde ein alternativer Ansatz zum Leiterplattenembedding entwickelt [8]. Dabei erfolgt die Herstellung von Chipträgern (Leadframes) und Leiterplatte separat. Anschließend werden beide Bauteile verklebt. Die Kontaktierung der Oberseitenmetallisierung erfolgt durch Bohren und anschließendes galvanisches Verfüllen. Abb. 1 zeigt schematisch einen Querschnitt des Aufbaus.

In der hier vorliegenden Studie wird ein direkter Vergleich zwischen dem Leiterplattenembedding und einer konventionellen AVT angestrebt. Als Anwendungsfall dient eine 1200 V / 50A IGBT B6-Brücke, die in einem 23 kW Antriebsumrichter Einsatz findet. Zuerst wird ein entsprechendes Leiterplattenmodul aufgebaut und in Hinblick auf die elektrischen und thermischen Eigenschaften charakterisiert. Ein Benchmark mit einem konventionellen DBC-basierten Modul, welches über baugleiche Halbleiter verfügt, erlaubt eine Bewertung der Technologie. Eine theoretische Betrachtung des Einflusses der AVT auf die Betriebscharakteristik des Antriebsumrichters rundet die Studie ab.

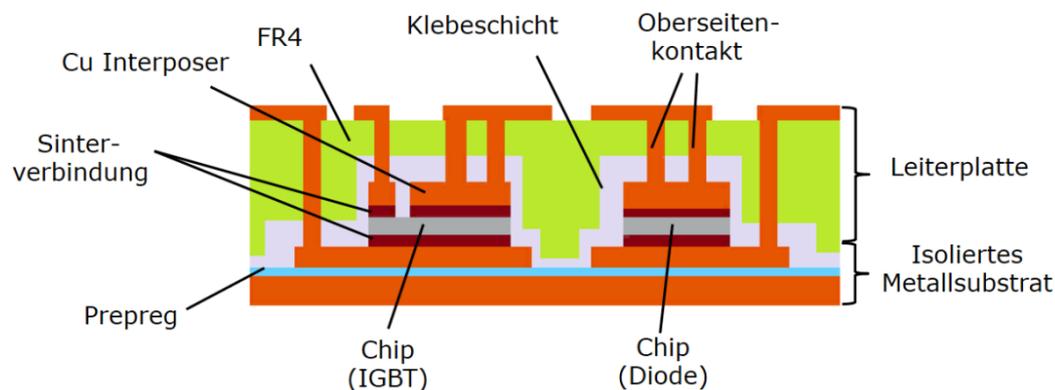


Abb. 1: Schematischer Querschnitt durch ein Leiterplattenleistungsmodul. Die Halbleiterbauelemente werden auf einem isolierten Metallsubstrat (IMS) montiert und anschließend in Kavitäten in der Leiterplatte eingeklebt. Die elektrische Kontaktierung erfolgt von oben durch galvanisch mit Kupfer gefüllte Sacklöcher (blind vias).

2. Konzept

Ziel dieser Studie ist es, einen direkten Vergleich zwischen der konventionellen Aufbau- und Verbindungstechnik und dem Leiterplattenembedding zu realisieren. Dazu wird zuerst ein Testboard zur Charakterisierung der Vorwärtskennlinie, des Schaltverhaltens und der Schaltverluste sowie der thermischen Eigenschaften entwickelt. Dieses wird in konventioneller Technik mit einem kommerziell verfügbaren Leistungsmodul (Starpower GD50FFL120C5S) und mittels Leiterplattenembedding hergestellt. Im Folgenden werden diese als „Referenzmodul“ und „Embedded-Modul“ bezeichnet. In beiden Varianten werden die selben Halbleiterbauelemente verwendet: Der IGBT 5SMY 76H1280 und die Diode 5SLY 76E1200 von ABB Semiconductors [11, 12]. Diese sind als B6-Brücke integriert und können somit in einem zweiten Demonstrator als Antriebsumrichter verwendet werden.

3. Herstellung

Die Herstellung des Embedded-Moduls erfolgt in zwei Schritten: Zuerst wird ein isoliertes Metallsubstrat hergestellt und mit den Halbleiterchips bestückt. Im zweiten Schritt erfolgt das Einkleben in die Leiterplatte und die Kontaktierung. Der Prozessablauf ist in Abb. 2 schematisch dargestellt und wird im Folgenden detailliert beschrieben.

Zur Herstellung des isolierten Metallsubstrates werden zwei Kupferfolien, 200 μm und 1000 μm dick, mittels eines wärmeleitfähigen Prepregs (Panasonic Prepreg R14T1, $\lambda=1,3 \text{ W/mK}$) verpresst. Die obere 1000 μm dicke Kupferlage wird nasschemisch geätzt, so dass elektrisch isolierte Inseln entstehen. Auf diesen Inseln werden die Halbleiterchips mittels Silbersintern montiert. Die Oberseitenmetallisierung der Chips wird mit Kupferstreifen (Interposer) verstärkt. Die Schichtdicke der Interposer beträgt 400 μm für den IGBT und 200 μm für die Diode, so dass der Dickenunterschied der beiden Halbleitertypen ausgeglichen wird. Die Montage der Kupferstreifen erfolgt ebenfalls durch Silbersintern. Das Sintern beider Verbindungen erfolgt in einem Schritt bei einer Temperatur von 230°C und einem Druck von 15 MPa für 13 min. Dabei wird ein kommerziell erhältlicher Sinterfilm (Alpha Assembly Solutions Argomax 8050) mit einer Schichtdicke von 65 μm verwendet.

Für die Leiterplatte wird doppelseitig beschichtetes Basismaterial mit einer Kupferkaschierung von 70 μm verwendet. In einem ersten Schritt werden die Löcher für Durchkontaktierungen und die Montage der THD-Bauteile gebohrt. Für die Aufnahme des Halbleitersubstrates wird eine gestufte Kavität in die Rückseite der Leiterplatte gefräst. Anschließend werden die Bauteile mittels Silikonklebstoff (Wacker Semicosil 986/1k) verfügt. Zur Justage der Bauteile dienen zwei Führungsbolzen in der Mitte des Kupfersubstrates. Das Aushärten erfolgt in einer Leiterplattenpresse bei 150°C und 2,8 MPa für eine Stunde. Abb. 2 (d) stellt das Modul nach dem Fügen dar.

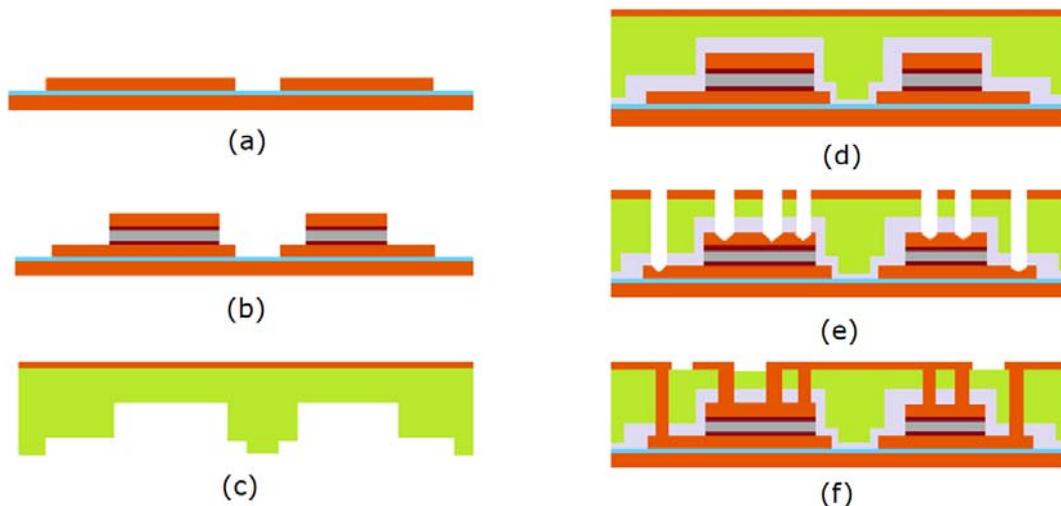


Abb. 2: Verfahren zur Integration von Leistungshalbleitern in die Leiterplatte: (a) Herstellung der isolierten Metallsubstrate, (b) Montage der Halbleiter-Chips und Verstärken der Oberseitenmetallisierung, (c) Bereitstellen der Leiterplatte mit Kavitäten, (d) Einkleben des Substrates, (e-f) Herstellen der Kontaktvias und Strukturierung der Außenlage

Zur elektrischen Kontaktierung der Chipoberseite werden Kontaktlöcher gebohrt. Der Interposer dient dabei zum Ausgleich der Tiefentoleranz und stellt sicher, dass der Chip nicht durch die mechanische Bearbeitung beschädigt wird. Die Kontaktlöcher und Durchkontaktierungen in der Leiterplatte werden galvanisch mit Kupfer gefüllt. Die Strukturierung der Außenlagen der Leiterplatte erfolgt durch Photolithographie und nasschemisches Ätzen.

4. Charakterisierung Halbleitermodul

Bei der Charakterisierung der Halbleitermodule wurden drei Tests durchgeführt: Erstens die Messung der statischen Strom-Spannungskennlinie, zweitens der Doppelpulstest zur Charakterisierung des Schaltverhaltens und zur Bestimmung der Schaltverluste und drittens die Messung der thermischen Impedanz Z_{th} . Die Ergebnisse der Messung werden im folgenden Abschnitt dargestellt und diskutiert.

Abb. 3 zeigt die gemessenen Strom-Spannung-Kennlinien der IGBTs im Referenz- und Embedded-Modul. Die Messung erfolgte mit einer Gatespannung von +15 V bei 25°C. Zusätzlich ist die Kennlinie des Chips als „bare die“ aufgetragen, die dem Herstellerdatenblatt entnommen wurde. Aus der Steigung im linearen Bereich lässt sich der Durchlasswiderstand bestimmen. Dieser beträgt 22,0 mΩ für das Referenzmodul und 17,7 mΩ für das Embedded-Modul. Aus der Kennlinie des „bare die“ lässt sich der Chipwiderstand ableiten. Wird dieser vom Modulwiderstand abgezogen, so ergibt sich

der Widerstand der durch die AVT verursacht wird. Dieser beträgt 5,0 mΩ für das Referenzmodul und 0,7 mΩ für das Embedded-Modul.

Die Schalteigenschaften wurden mittels Doppelpulstest untersucht. Dabei wurde eine induktive Last an DC+ und den Ausgang der Phase angeschlossen. Der „Low“-Schalter der mittleren Halbbrücke wurde mit einem Doppelpuls über einen externen 18 Ω Widerstand mit einer Spannung von -7 V und +15 V angesteuert. Der Gleichspannungszwischenkreis war mit 600 V geladen und die Messung erfolgte ebenfalls bei 25°C Raumtemperatur. Der Spannungsabfall über den Schalter (V_{ce}) wurde direkt an den Kontakten des Halbleitermoduls gemessen bzw. an den Leiterbahnen auf der Oberseite des Embedded-Moduls. Zur Strommessung wurde ein koaxialer Shuntwiderstand verwendet. Abb. 4 zeigt die Schaltverluste in Abhängigkeit vom Kollektorstrom. Beim Einschalten weisen beide Module nahezu gleichhohe Verluste auf. Da in beiden Fällen ein Gatewiderstand von 28 Ω, 10 Ω chipintern und 18 Ω extern, verwendet wurde, sind auch die Schaltzeiten und damit die Verluste identisch. Beim Ausschalten zeigt das Embedded-Modul 25 % geringere Verluste, da der Spannungsüberschwinger aufgrund der kleineren Kommutierungsinduktivität reduziert ist. Diese wurde mit einem Netzwerkanalysator bei 100 MHz direkt gemessen. Der Unterschied der beiden Modulinduktivitäten beträgt 35 nH.

Der thermische Widerstand von Sperrschicht zum „Gehäuse“ $Z_{th,jc}$ wurde mit der Vce-Methode gemessen. Dabei wurde die Sperrschichttemperatur T_j über den Vorwärtsspannungsabfall mit einem Teststrom von 50 mA gemessen, die Gehäusetemperatur T_c mit einem Thermoelement auf der Unterseite der Baseplate bzw. des isolierten Metallsubstrates. Über Strom- und Spannungsabfall wurde die Verlustleistung P_{loss} im Halbleiter bestimmt. Die thermische Impedanz ergibt sich dann mit

$$Z_{th,jc}(t) = \frac{T_j(t) - T_c(t)}{P_{loss}}$$

Das Ergebnis der Messung ist in Abb. 5 aufgetragen. Das thermische Gleichgewicht wird nach etwa 1 s erreicht. Dort beträgt der thermische Widerstand für das Embedded-Modul 2,06 K/W. Dieser Wert liegt 29 % unter dem thermischen Widerstand des Referenzmoduls mit 0,291 K/W. Für kürzere Pulsdauern ist der Unterschied noch deutlicher: Bei 10 ms beträgt der Unterschied 70 %. Dieser Unterschied resultiert aus den Interposern, die auf die Oberseitenmetallisierung der Chips des Embedded-Moduls aufgebracht wurden. Diese wirken als zusätzliche thermische Kapazität, die über die Silbersinterschicht direkt thermisch an die Sperrschicht angekoppelt ist. Die thermische Kapazität des Interposers ist dabei um einen Faktor 3 größer als die des Siliziumchips.

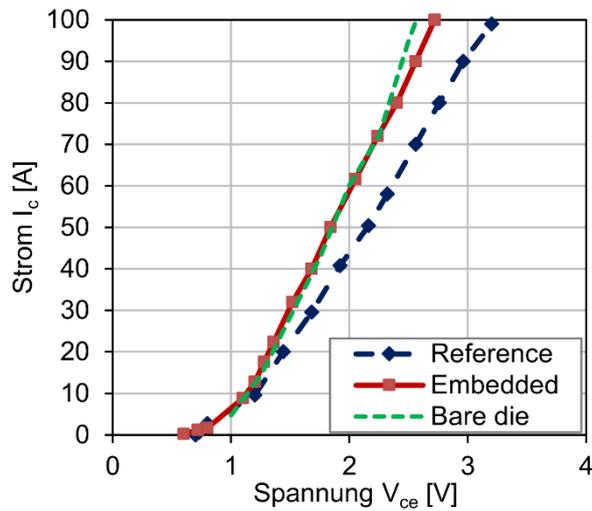


Abb. 3: Strom-Spannungskennlinie

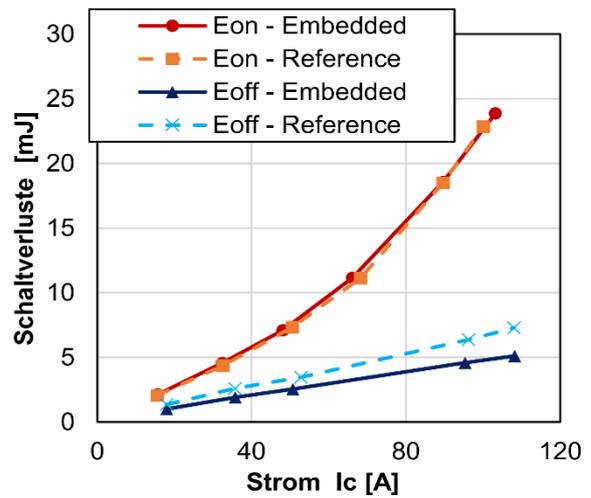


Abb. 4: Schaltverluste

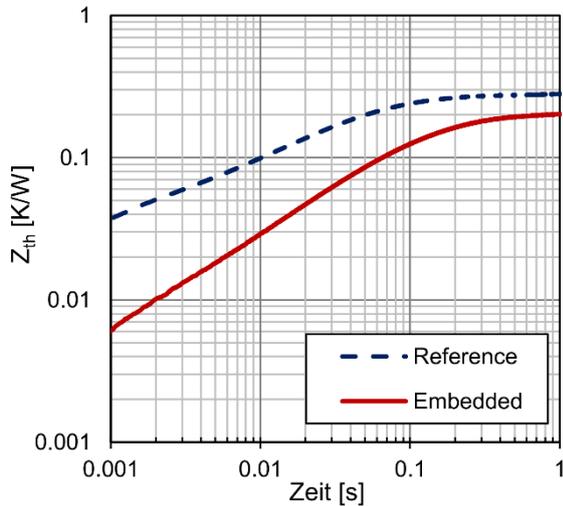


Abb. 5: Thermische Impedanz

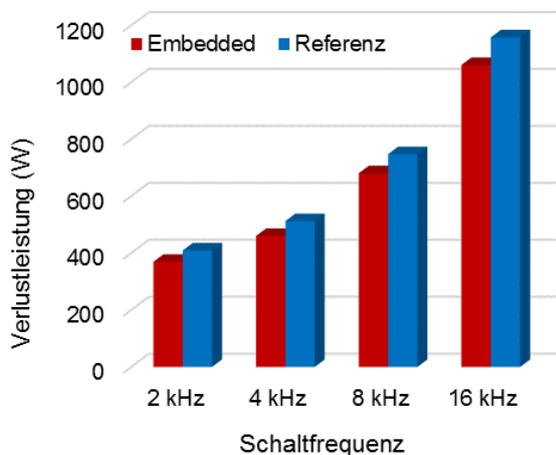


Abb. 6: Verlustleistung

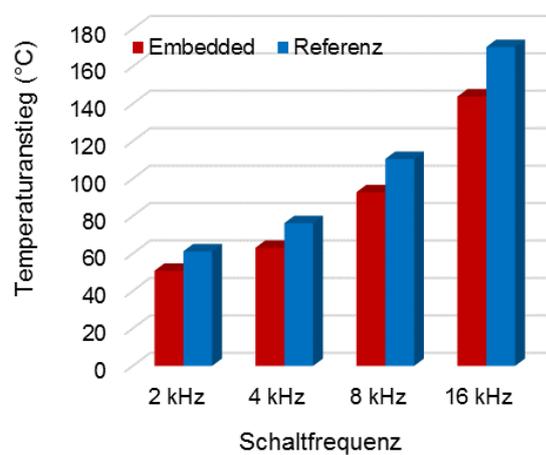


Abb. 7: Anstieg der Sperrschichttemperatur

5. Systemintegration

Nach der Charakterisierung der Halbleitermodule sollen diese in einem 23 kW Antriebsumrichter Anwendung finden. Es werden zwei Versionen, eine mit dem Referenzmodul und eine mit dem Embedded-Modul aufgebaut. Beide Varianten sind bis auf die Aufbau- und Verbindungstechnologie der Leistungshalbleiter und die Anordnung der Gatetreiber identisch. Der Umrichter besteht aus einer zentralen Leiterplatte, in die das Halbleitermodul eingebettet bzw. auf der das Modul montiert wird. Daneben sind die Gate-Treiber mit Stromversorgungen, Sensoren für Temperatur-, Strom- und Spannungsmessung und Analog-Digital-Wandler untergebracht. Die Zwischenkreis-kondensatoren sowie der Mikrocontroller zur Regelung befinden sich jeweils auf getrennten Leiterplatten und werden auf der zentralen Leiterplatte montiert. Die Entwärmung erfolgt über einen Strangkühlkörper mit zwei Axiallüftern.

Im Folgenden sollen die Verluste im Leistungsteil des Umrichters in einer Systemsimulation mit GeckoCIRCUITS analysiert werden. Das Berechnungsverfahren ist an anderer Stelle bereits beschrieben worden [9]. Die Verlustparameter, die in der Simulation verwendet werden, basieren auf Datenblattangaben für eine Betriebstemperatur von 125°C, die in Hinblick auf die Ergebnisse der Modulcharakterisierung angepasst werden. Die Systemsimulation dient zur Berechnung der Leistungsverluste in der Umrichterstufe bei Nennlast. Die Eingangsspannung beträgt 600 V und die Last wird durch einen Drehstrommotor mit $\cos\phi = 0,75$, $I_{rms} = 50A$ und $f_{out} = 50Hz$ dargestellt. Die Schaltfrequenz variiert im Bereich von 4 kHz bis 16 kHz. Abb. 6 fasst die Ergebnisse zusammen. Die Leistungsverluste des Embedded-Antriebsumrichters liegen bei allen Schaltfrequenzen ca. 10 % unter denen des konventionell aufgebauten.

Die mittlere Sperrschichttemperatur T_j im Betrieb lässt sich mit folgender Gleichung näherungsweise berechnen:

$$T_j = T_{amb} + P_{l,IGBT} R_{th,jc} + P_{l,modul} (R_{th,ch} + R_{th,hs}),$$

wobei T_{amb} die Umgebungstemperatur, $P_{l,IGBT}$ die Verlustleistung eines einzelnen IGBTs und $P_{l,modul}$ die gesamte Verlustleistung des Moduls ist. $R_{th,jc}$ ist der thermische Widerstand (Wert der thermischen Impedanz Z_{th} im eingeschwungenen Zustand $>1s$) von Sperrschicht zum Gehäuse/Substrat, $R_{th,ch}$ der thermische Widerstand der Wärmeleitpaste zwischen Modul und Kühlkörper und $R_{th,hs}$ der thermische Widerstand des Kühlkörpers. Abb. 7 zeigt die berechneten Sperrschichttemperaturen. Verglichen mit dem konventionellen Referenzmodul liegt bei einer Schaltfrequenz von 4 kHz der Temperaturanstieg der IGBT-Sperrschicht des Embedded-Modules um 17 % niedriger. Um auf denselben Temperaturanstieg zu kommen, kann der Embedded-Umrichter statt der 50 A mit einem Strom von 57 A belastet werden. Dadurch ergibt sich bei gleichem Bauvolumen ein Anstieg der Ausgangsleistung um 14,5 %.

6. Zusammenfassung und Ausblick

In dieser Arbeit wurde ein neuartiges Verfahren zum Einbetten von Leistungshalbleitern in Leiterplatten vorgestellt und analysiert. Dieses Verfahren unterscheidet sich vom bisherigen Stand der Technik, da hier das Einbetten nicht während des Aufbaus der Leiterplatte erfolgt, sondern durch nachgelagertes Einkleben. Es wurde beispielhaft eine B6-Brücke entwickelt und aufgebaut, um das Betriebsverhalten zu charakterisieren. Folgende Unterschiede werden im Vergleich zu einem kommerziellen Modul sichtbar:

- Durch die direkte Kontaktierung der Halbleiter durch Kupfervias in der Leiterplatte sinkt der parasitäre Widerstand. Dieser beträgt $0,7 \text{ m}\Omega$ beim Embedded-Modul, verglichen mit $5,0 \text{ m}\Omega$ beim Referenzmodul.
- Durch die kompaktere Bauform sind die Strompfade im Embedded-Modul kürzer, was sich in einer Reduktion der parasitären Induktivitäten widerspiegelt. Diese ist von 54 nH bei der Referenz auf 19 nH verringert.
- Bezüglich des thermischen Widerstands zeigt sich der Vorteil der Embeddingtechnologie mit Dickkupfer-IMS am deutlichsten. Für die IGBT wurde ein thermischer Widerstand von $R_{th,jc} = 0,206 \text{ K/W}$ gemessen. Bezogen auf das Referenzmodul bedeutet dies eine Reduktion um 29% .

Im zweiten Teil der Arbeit wurde untersucht, welchen Einfluss das Leiterplattenembedding auf den Betrieb eines Antriebsumrichters hat. Als Anwendungsfall dient hier ein luftgekühlter Umrichter mit einer Ausgangsleistung von $23,9 \text{ kW}$. Die Verlustleistung des Embedded-Umrichters fällt um 10% geringer aus als die der konventionellen Referenz. Zusammen mit der verbesserten Entwärmung bewirkt dies einen um 17% reduzierten Temperaturanstieg der Sperrschicht. Bei gleichem Temperaturanstieg können $14,5 \%$ mehr Leistung durch den Embeddedumrichter bereitgestellt werden. Diese Leistungssteigerung wird alleine aufgrund der veränderten Aufbau- und Verbindungstechnik erzielt. Eingriffe in die Schaltung sind dafür nicht notwendig.

Geplant ist eine experimentelle Validierung der Ergebnisse. Ein entsprechender Antriebsumrichter wird derzeit in zwei Varianten, mit Standardleistungsmodul und mit Leiterplattenembedding, aufgebaut.

Danksagung

Die Autoren bedanken sich bei der Bayerischen Forschungstiftung für die finanzielle Unterstützung im Rahmen des Projektes „HiDrive – Hochintegrierter Antriebsumrichter“.

Literatur

- [1] Ostmann, A.; Boettcher, L.; Manassis, D.; Karaszkiwicz, S.; Lang, K.-D.: Power Modules with Embedded Components. European Microelectronics and Packaging Conference (EMPC), 2013.
- [2] Gottwald, T.; Rössle, C.: Neuer Aufbau- und Verbindungsansatz für Hochstrom-Inverter. ATZ Elektronik 2013, S. 466-471.
- [3] Hoene, E.; Ostmann, A.; Marczok, C.: Packaging Very Fast Switching Semiconductors. International Conference on Integrated Power Systems (CIPS), 2014.
- [4] Gottwald, T.; Rössle, C.: p2Pack – the Paradigm Shift in Interconnect Technology. PCIM 2014.
- [5] Stahr, H.; Morianz, M.; Gross, S.; Unger, M.; Nicolics, J.; Böttcher, L.: Investigation of a power module with double sided cooling using a new concept for chip embedding. International Conference on Integrated Power Systems (CIPS), 2016.
- [6] Kearney, D.; Kicin, S.; Bianda, E.; Krivda, A.; Bauman, D.: PCB Embedded Power Electronics for Low Voltage Applications. International Conference on Integrated Power Systems (CIPS), 2016.
- [7] Wyss, J.; Biela, J.: Analysis of PCB Embedded Power Semiconductors for a 30 kW Boost PFC Converter. European Conference on Power Electronics and Applications (EPE), 2016.
- [8] Sharma, A.; Paul, D.; Kreck, M.; Rahmoun, Y.; Anders, P.; Gruber, M.; Huesgen, T.: PCB Embedded Power Package with Reinforced Top-Side Chip Contacts, Electronics System-Integration Conference (ESTC), 2016.
- [9] Huesgen, T.; Riedel, G.; Drofenik, U.: Reliability driven virtual prototyping of power electronic equipment - a case study. International Conference on Integrated Power Systems (CIPS), 2012.
- [10] Starpower, Product data sheet GD50FFL120C5S, 5/14/2013.
- [11] ABB Semiconductors, Product data sheet IGBT-Die 5SMY 12H1280, Doc. No. 5SYA 1320-04 12 14.
- [12] ABB Semiconductors, Product data sheet Diode-Die 5SLY 12E1200, Doc. No. 5SYA 1681-03 12 14.

Kontakt

Prof. Dr.-Ing. Till Huesgen
Labor für Elektronikintegration - EI-Lab
Hochschule für angewandte Wissenschaften Kempten
Bahnhofstr. 61
D-87435 Kempten
E-Mail: till.huesgen@hs-kempten.de